

新規設計用に推奨されていません。

この製品は外部ファウンドリによって製造されたマキシム製品ですが、今後その入手ができなくなりました。新設計用に推奨されていません。データシートは既存ユーザー向けのみを提供されています。

マキシムの代替品または他社のセカンドソースが入手可能な場合があります。この製品のクイックビューデータシートを参照するか、質問がありましたらテクニカルサポートにお問い合わせください。

詳細については[マキシムのアプリケーションテクニカルサポート](#)にお問い合わせください。

高周波、波形ジェネレータ

概要

MAX038は外付け部品点数を最小限に抑えた、高精度、高周波の三角波/鋸波/正弦波/方形波/パルス波を発生する高精度ファンクションジェネレータです。出力周波数は内部2.5Vバンドギャップ電圧リファレンスおよび外付けの抵抗とコンデンサによって0.1Hz~20MHzの周波数の範囲で制御することができます。デューティサイクルは±2.3Vの制御信号を印加することによって、広範囲にわたり可変可能で、パルス幅変調および鋸波の発生が容易に行うことができます。周波数変調および周波数スイープも同様の方法で得られます。デューティサイクルと周波数の制御は独立しています。

正弦波、方形波、三角波は、2個のTTL対応の選択端子で適当なコードを設定することによって出力で選択可能です。全波形に対する出力信号は、グランドを基準に対称な2V_{p-p}信号です。この低インピーダンス出力は、最高±20mAまで駆動することができます。

内部オシレータからのTTL対応のSYNC出力は、システムの他の素子に同期するよう他の波形のデューティサイクルに関係なく50%のデューティサイクルを維持します。内部オシレータはPDIに接続された外部TTLクロックに同期させることができます。

アプリケーション

- 高精度ファンクションジェネレータ
- 電圧制御オシレータ(VCO)
- 周波数モジュレータ
- パルス幅モジュレータ
- 位相ロックループ(PLL)
- 周波数シンセサイザ
- FSKジェネレータ—正弦波および方形波

特長

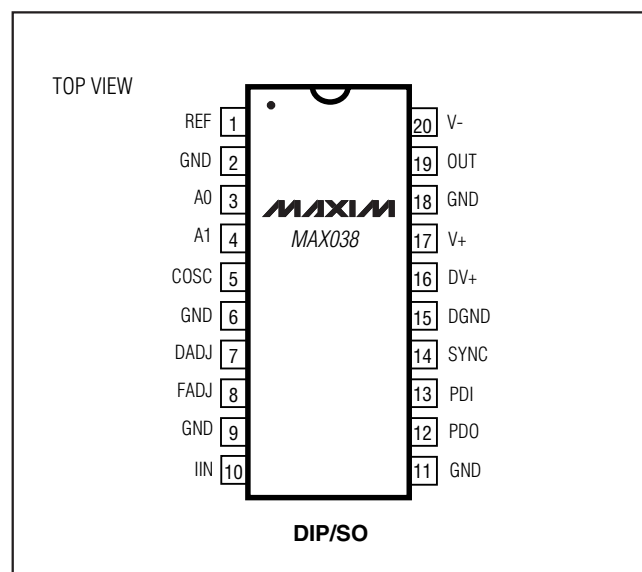
- ◆ 動作周波数：0.1Hz~20MHz
- ◆ 三角波、鋸波、正弦波、方形波、パルス波
- ◆ 独立した周波数およびデューティサイクル調整
- ◆ 周波数スイープ範囲：350：1
- ◆ デューティサイクル：15%~85%
- ◆ 低インピーダンス出力バッファ：0.1Ω
- ◆ 低温度ドリフト：200ppm/°C

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX038CPP	0°C to +70°C	20 Plastic DIP
MAX038CWP	0°C to +70°C	20 SO
MAX038C/D*	0°C to +70°C	Dice

*設計前にお問い合わせください。

ピン配置



高周波、波形ジェネレータ

MAX038

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V to +6V
DV+ to DGND	-0.3V to +6V
V- to GND	+0.3V to -6V
Pin Voltages	
IIN, FADJ, DADJ, PDO	(V- - 0.3V) to (V+ + 0.3V)
COSC	+0.3V to V+
A0, A1, PDI, SYNC, REF	-0.3V to V+
GND to DGND	±0.3V
Maximum Current into Any Pin	±50mA
OUT, REF Short-Circuit Duration to GND, V+, V-	30s

Continuous Power Dissipation (TA = +70°C)	
Plastic DIP (derate 11.11mW/°C above +70°C)	889mW
SO (derate 10.00mW/°C above +70°C)	800mW
CERDIP (derate 11.11mW/°C above +70°C)	889mW
Operating Temperature Ranges	
MAX038C_ _	0°C to +70°C
Maximum Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

Circuit of Figure 1, GND = DGND = 0V, V+ = DV+ = 5V, V- = -5V, VDADJ = VFADJ = VPDI = VPDO = 0V, CF = 100pF, RIN = 25kΩ, RL = 1kΩ, CL = 20pF, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FREQUENCY CHARACTERISTICS						
Maximum Operating Frequency	F _O	C _F ≤ 15pF, I _{IN} = 500μA	20.0	40.0		MHz
Frequency Programming Current	I _{IN}	V _{FADJ} = 0V	2.50		750	μA
		V _{FADJ} = -3V	1.25		375	
IIN Offset Voltage	V _{IN}			±1.0	±2.0	mV
Frequency Temperature Coefficient	ΔF _O /°C	V _{FADJ} = 0V		600		ppm/°C
	F _O /°C	V _{FADJ} = -3V		200		
Frequency Power-Supply Rejection	(ΔF _O /F _O)/ΔV+	V- = -5V, V+ = 4.75V to 5.25V		±0.4	±2.00	%V
	(ΔF _O /F _O)/ΔV-	V+ = 5V, V- = -4.75V to -5.25V		±0.2	±1.00	
OUTPUT AMPLIFIER (applies to all waveforms)						
Output Peak-to-Peak Symmetry	V _{OUT}			±4		mV
Output Resistance	R _{OUT}			0.1	0.2	Ω
Output Short-Circuit Current	I _{OUT}	Short circuit to GND		40		mA
SQUARE-WAVE OUTPUT (RL = 100Ω)						
Amplitude	V _{OUT}		1.9	2.0	2.1	V _{P-P}
Rise Time	t _R	10% to 90%		12		ns
Fall Time	t _F	90% to 10%		12		ns
Duty Cycle	dc	V _{DADJ} = 0V, dc = t _{ON} /t × 100%	47	50	53	%
TRIANGLE-WAVE OUTPUT (RL = 100Ω)						
Amplitude	V _{OUT}		1.9	2.0	2.1	V _{P-P}
Nonlinearity		F _O = 100kHz, 5% to 95%		0.5		%
Duty Cycle	dc	V _{DADJ} = 0V (Note 1)	47	50	53	%
SINE-WAVE OUTPUT (RL = 100Ω)						
	V _{OUT}		1.9	2.0	2.1	V _{P-P}
Total Harmonic Distortion	THD	C _F = 1000pF, F _O = 100kHz		2.0		%

ELECTRICAL CHARACTERISTICS (continued)

Circuit of Figure 1, GND = DGND = 0V, V+ = DV+ = 5V, V- = -5V, VDADJ = VFADJ = VPDI = VPDO = 0V, CF = 100pF, RIN = 25kΩ, RL = 1kΩ, CL = 20pF, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SYNC OUTPUT						
Output Low Voltage	VOL	ISINK = 3.2mA		0.3	0.4	V
Output High Voltage	VOH	ISOURCE = 400μA	2.8	3.5		V
Rise Time	tR	10% to 90%, RL = 3kΩ, CL = 15pF		10		ns
Fall Time	tF	90% to 10%, RL = 3kΩ, CL = 15pF		10		ns
Duty Cycle	dcSYNC			50		%
DUTY-CYCLE ADJUSTMENT (DADJ)						
DADJ Input Current	IDADJ		190	250	320	μA
DADJ Voltage Range	VDADJ			±2.3		V
Duty-Cycle Adjustment Range	dc	-2.3V ≤ VDADJ ≤ +2.3V	15		85	%
DADJ Nonlinearity	dc/VFADJ	-2V ≤ VDADJ ≤ +2V		2	4	%
Change in Output Frequency with DADJ	F0/VDADJ	-2V ≤ VDADJ ≤ +2V		±2.5	±8	%
Maximum DADJ Modulating Frequency	FDC			2		MHz
FREQUENCY ADJUSTMENT (FADJ)						
FADJ Input Current	IFADJ		190	250	320	μA
FADJ Voltage Range	VFADJ			±2.4		V
Frequency Sweep Range	F0	-2.4V ≤ VFADJ ≤ +2.4V		±70		%
FM Nonlinearity with FADJ	F0/VFADJ	-2V ≤ VFADJ ≤ +2V		±0.2		%
Change in Duty Cycle with FADJ	dc/VFADJ	-2V ≤ VFADJ ≤ +2V		±2		%
Maximum FADJ Modulating Frequency	FF			2		MHz
VOLTAGE REFERENCE						
Output Voltage	VREF	IREF = 0	2.48	2.50	2.52	V
Temperature Coefficient	VREF/°C			20		ppm/°C
Load Regulation	VREF/IREF	0mA ≤ IREF ≤ 4mA (source) -100μA ≤ IREF ≤ 0μA (sink)		1	2	mV/mA
Line Regulation	VREF/V+	4.75V ≤ V+ ≤ 5.25V (Note 2)		1	2	mV/V
LOGIC INPUTS (A0, A1, PDI)						
Input Low Voltage	VIL				0.8	V
Input High Voltage	VIH		2.4			V
Input Current (A0, A1)	IIL, IIH	VA0, VA1 = VIL, VIH			±5	μA
Input Current (PDI)	IIL, IIH	VPDI = VIL, VIH			±25	μA
POWER SUPPLY						
Positive Supply Voltage	V+		4.75		5.25	V
SYNC Supply Voltage	DV+		4.75		5.25	V
Negative Supply Voltage	V-		-4.75		-5.25	V
Positive Supply Current	I+			35	45	mA
SYNC Supply Current	IDV+			1	2	mA
Negative Supply Current	I-			45	55	mA

Note 1: Guaranteed by duty-cycle test on square wave.

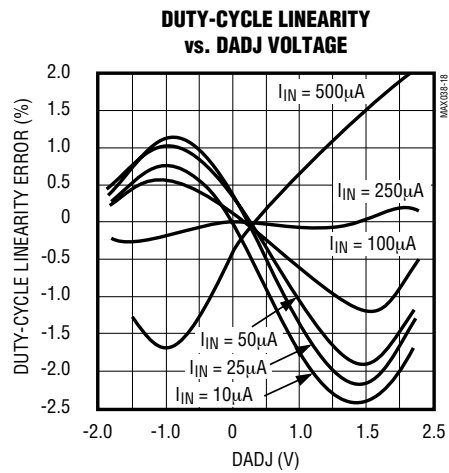
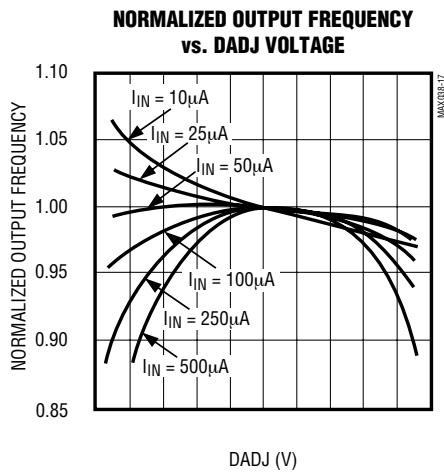
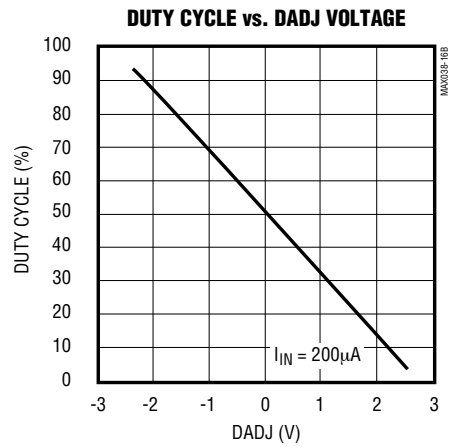
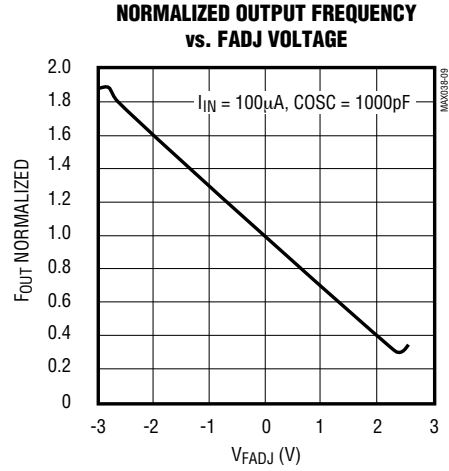
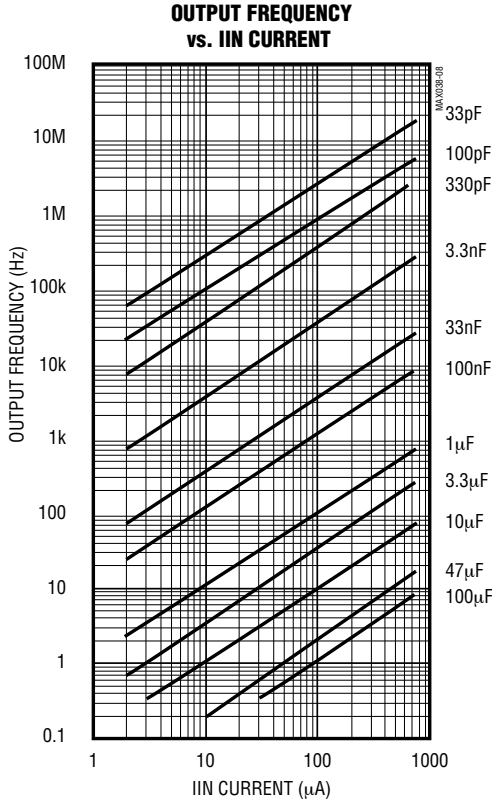
Note 2: VREF is independent of V-.

高周波、波形ジェネレータ

MAX038

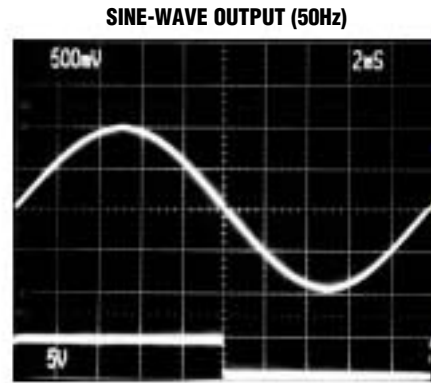
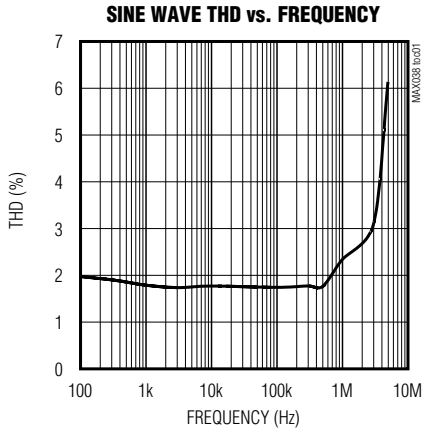
標準動作特性

(Circuit of Figure 1, $V_+ = DV_+ = 5V$, $V_- = -5V$, $V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V$, $R_L = 1k\Omega$, $C_L = 20pF$, $T_A = +25^\circ C$, unless otherwise noted.)

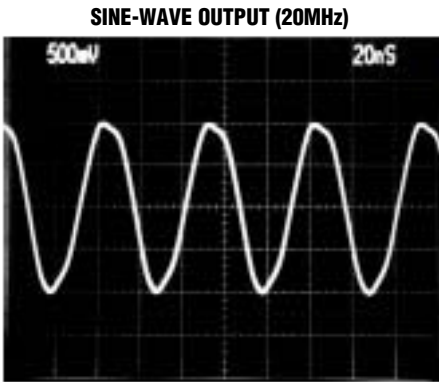


標準動作特性(続き)

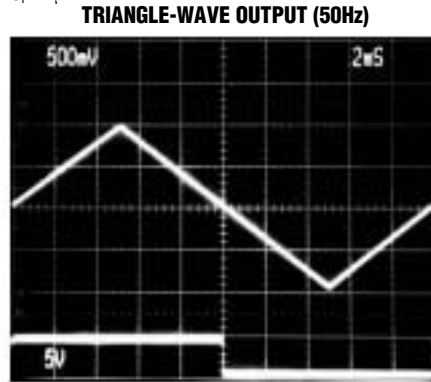
(Circuit of Figure 1, $V_+ = DV_+ = 5V$, $V_- = -5V$, $V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V$, $R_L = 1k\Omega$, $C_L = 20pF$, $T_A = +25^\circ C$, unless otherwise noted.)



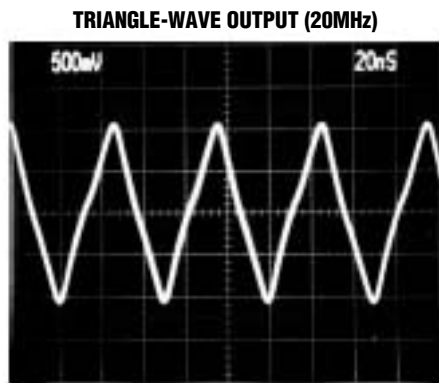
TOP: OUTPUT 50Hz = F_0
 BOTTOM: SYNC
 $I_{IN} = 50\mu A$
 $C_F = 1\mu F$



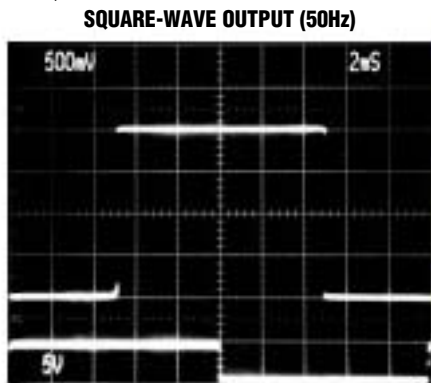
$I_{IN} = 400\mu A$
 $C_F = 20pF$



TOP: OUTPUT 50Hz = F_0
 BOTTOM: SYNC
 $I_{IN} = 50\mu A$
 $C_F = 1\mu F$



$I_{IN} = 400\mu A$
 $C_F = 20pF$



TOP: OUTPUT 50Hz = F_0
 BOTTOM: SYNC
 $I_{IN} = 50\mu A$
 $C_F = 1\mu F$

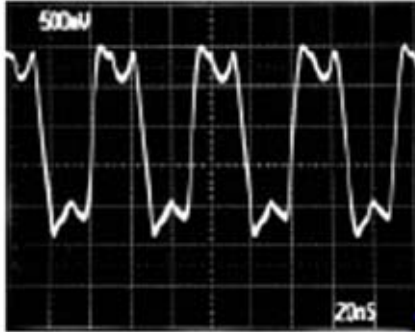
高周波、波形ジェネレータ

MAX038

標準動作特性(続き)

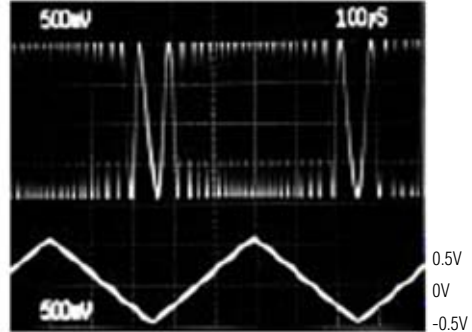
(Circuit of Figure 1, $V_+ = DV_+ = 5V$, $V_- = -5V$, $V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V$, $R_L = 1k\Omega$, $C_L = 20pF$, $T_A = +25^\circ C$, unless otherwise noted.)

SQUARE-WAVE OUTPUT (20MHz)



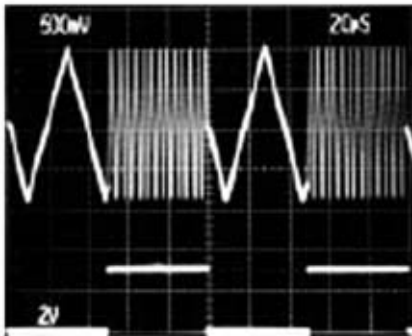
$I_{IN} = 400\mu A$
 $C_F = 20pF$

FREQUENCY MODULATION USING FADJ



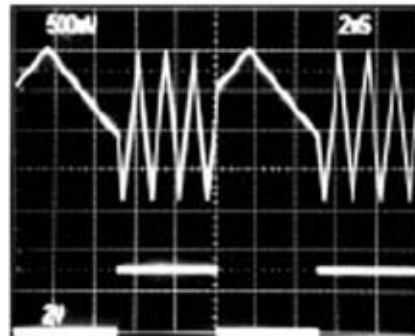
TOP: OUTPUT
BOTTOM: FADJ

FREQUENCY MODULATION USING I_{IN}



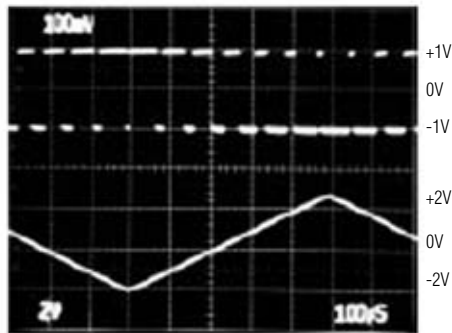
TOP: OUTPUT
BOTTOM: I_{IN}

FREQUENCY MODULATION USING I_{IN}



TOP: OUTPUT
BOTTOM: I_{IN}

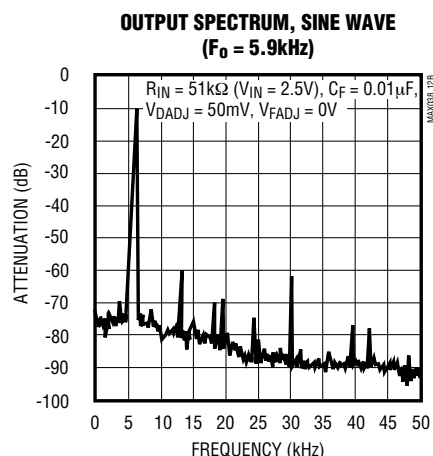
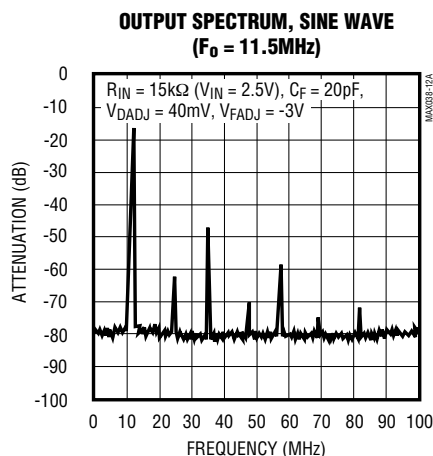
PULSE-WIDTH MODULATION USING DADJ



TOP: SQUARE-WAVE OUT, 2V_{p-p}
BOTTOM: V_{DADJ} , -2V to +2.3V

標準動作特性(続き)

(Circuit of Figure 1, $V_+ = DV+ = 5V$, $V_- = -5V$, $V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V$, $R_L = 1k\Omega$, $C_L = 20pF$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能
1	REF	2.50Vバンドギャップ電圧リファレンス出力
2, 6, 9, 11, 18	GND	グラウンド*
3	A0	波形選択入力; TTL/CMOSコンパチブル
4	A1	波形選択入力; TTL/CMOSコンパチブル
5	COSC	外部コンデンサ接続
7	DADJ	デューティサイクル調整入力
8	FADJ	周波数調整入力
10	IIN	周波数制御用の電流入力
12	PDO	位相検出出力。位相検出が仕様されない場合、GNDに接続。
13	PDI	位相検出リファレンスクロック入力。位相検出が仕様されない場合、GNDに接続。
14	SYNC	TTL/CMOS対応出力。DGNDおよびDV+間の電圧が基準。内部オシレータにより外部信号を同期可能。未使用の場合はオープンのままにしてください。
15	DGND	デジタルグラウンド
16	DV+	デジタル+5V電源入力。SYNCが未使用の場合オープンのままにすることができます。
17	V+	+5V電源入力
19	OUT	正弦波、方形波、三角波出力
20	V-	-5V電源入力

*5個のGND端子は内部で接続されていません。5個の全GND端子を素子の近くのグラウンドに接続してください。グラウンドプレーンが推奨されます。(「レイアウト」の項を参照)

高周波、波形ジェネレータ

MAX038

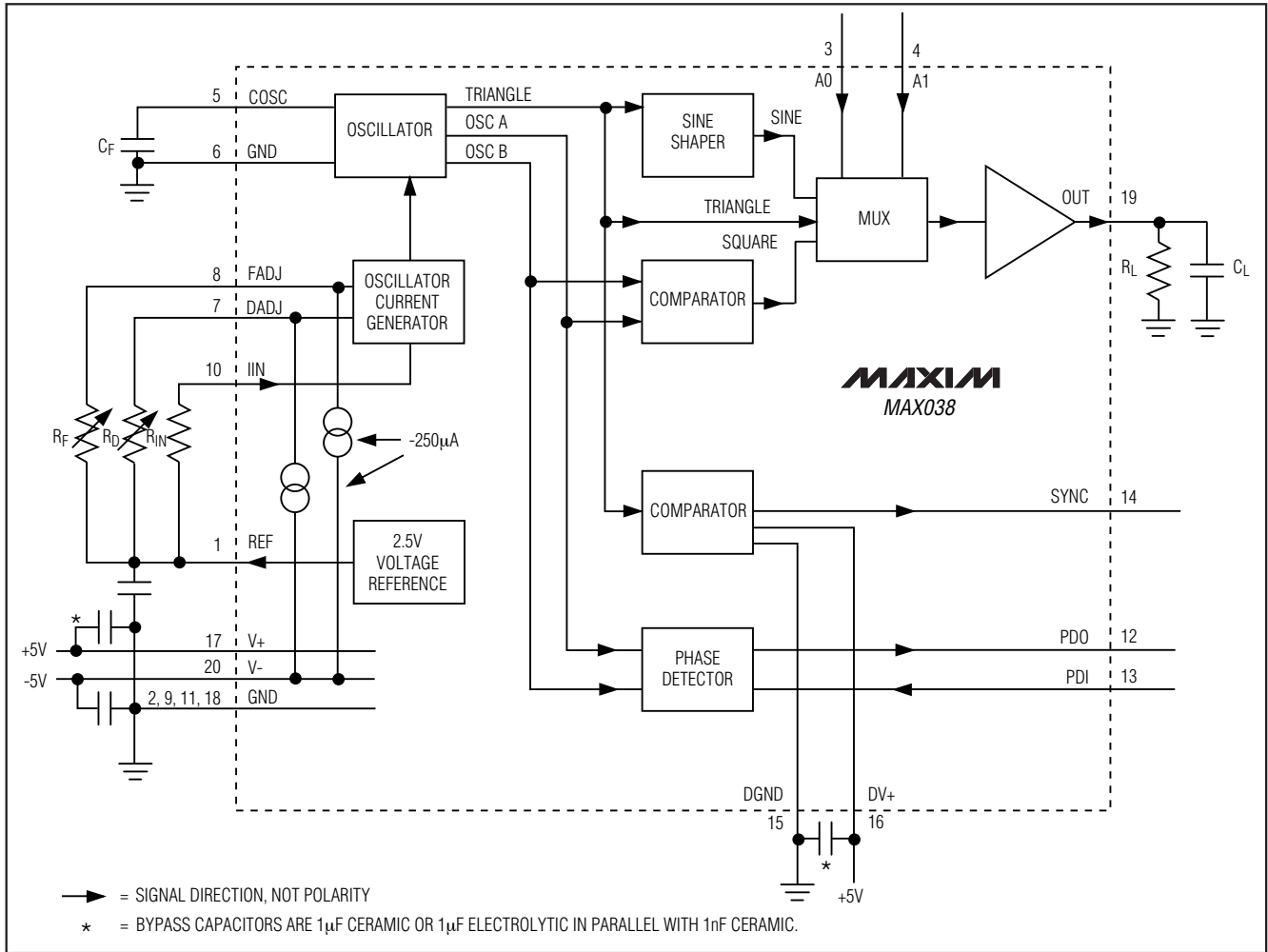


図1. ブロックダイアグラムと基本動作回路

詳細

MAX038は最少の外付け部品点数で、1Hz以下から20MHz以上の周波数の範囲で、低歪みの正弦波、三角波、鋸波、方形波を発生する高周波ファンクションジェネレータです。周波数とデューティサイクルは、電流、電圧、抵抗を設定することによって独立して制御されます。A0およびA1入力で適当なコードを設定することによって、ロジック制御で出力波形を設定することができます。外部信号ソースへのトラッキングを簡素化するためにSYNC出力および位相検出器が内蔵されています。

MAX038は±5V ±5%電源で動作します。基本オシレータは、定電流でコンデンサ(C_F)の充放電を繰り返す

ことによって動作するタイプで、三角波、方形波を同時発生します(図1)。充放電電流はIINへ流れる電流によって制御され、またFADJおよびDADJへ印加される電圧によって変調されます。IINへの電流は2µA~750µAの範囲で可変可能で、どのC_Fの値に対しても2桁以上の周波数を発生させます。±2.4VをFADJに印加すると公称周波数は±70%変化します(V_{FADJ} = 0V)。この方法は精密な制御に対して使用できます。

デューティサイクル(出力波形が正の時間の割合)は、±2.3VをDADJに印加することによって10%~90%の範囲でコントロールされます。この電圧は周波数をほとんど一定に維持しながらC_Fの充放電電流を変化させます。

安定した2.5Vリファレンス電圧(REF)により、固定抵抗を使用して、IIN、FADJ、DADJを容易に設定することができます。またポテンシオメータをkじよれらの各入力からREFに接続することで可変動作が可能です。FADJまたはDADJはグランドに接続することも可能で、50%のデューティサイクルで公称周波数を発生します。出力周波数はコンデンサ C_F の値に反比例します。 C_F は20MHzを越える周波数を発生する値を選択することができます。

正弦波整形回路は、オシレータの三角波を一定の振幅の低歪み正弦波に変換します。三角波、方形波、正弦波がマルチプレクサに入力され、2個のアドレスラインA0、A1が3つの波形のうちどれを選択するかを制御します。出力アンプは、波形および周波数に関係なく一定の $2V_{p-p}(\pm 1V)$ を発生します。

この三角波は他のオシレータを同期するのに使用可能な高速方形波SYNC波形を発生するコンパレータにも送られます。SYNC回路は独立した電源端子を備え、ディセーブルにすることもできます。

位相が直交した2個の方形波が基本オシレータで作られ、エクスクルーシブORの位相検出器の片側に送られます。もう一方の側の位相検出力(PDI)はMAX038を外部オシレータに接続可能で、位相検出出力(PDO)はMAX038を外部オシレータに同期するためにFADJに直接接続できる電流ソースです。

波形の選択

MAX038は正弦波、方形波、三角波のいずれかを発生させることができます。TTL/CMOSロジックアドレス端子(A0、A1)は、下の表のように波形を設定します。

A0	A1	波形
X	1	正弦波
0	0	方形波
1	0	三角波

X = 任意

波形は出力位相に関係なくいつでも切り替えることができます。切り替えは $0.3\mu s$ 以内で行うことができますが、出力波形において $0.5\mu s$ の小さなトランジエントが見られます。

波形タイミング

出力周波数

出力周波数は、IIN端子に流れる電流、COSCとグランド間のコンデンサ容量、およびFADJ端子の電圧によって

決定されます。 $V_{FADJ} = 0V$ の時、基本出力周波数(F_o)は次の式で与えられます。

$$F_o \text{ (MHz)} = I_{IN} \text{ (\mu A)} \div C_F \text{ (pF)} \quad [1]$$

また時間(t_o)は：

$$t_o \text{ (\mu s)} = C_F \text{ (pF)} \div I_{IN} \text{ (\mu A)} \quad [2]$$

ここで：

$$I_{IN} = \text{IINに流れる電流}(2\mu A \sim 750\mu A)$$

$$C_F = \text{COSCとグランド間に接続されるコンデンサ容量}(20\text{pF} \sim 100\mu A \text{以上})$$

たとえば：

$$0.5\text{MHz} = 100\mu A \div 200\text{pF}$$

および

$$2\mu s = 200\text{pF} \div 100\mu A$$

優れた直線性は $I_{IN} = 2\mu A \sim 750\mu A$ で得られますが、最適性能は $I_{IN} = 10\mu A \sim 400\mu A$ の範囲の時に得られます。 $2\mu A \sim 750\mu A$ の範囲以外の電流レベルは推奨できません。固定周波数動作には、 I_{IN} を約 $100\mu A$ に設定し、適当なコンデンサ値を選択してください。この電流により最小の温度係数が得られ、デューティサイクルの変化による周波数の変化も極めて小さいものが得られます。

コンデンサ容量は $20\text{pF} \sim 100\mu F$ 以上の範囲をとることができますが、浮遊容量は配線を短くすることによって最小化してください。COSC端子とその配線をグランドプレーンで囲み、このノードへの外部信号のカップリングを最小化してください。20MHz以上の発振が可能です。波形の歪みは増加します。低周波数制限は、COSCコンデンサのリークageおよび出力周波数に要求される精度によって設定されます。優れた精度での低周波数動作、通常 $10\mu F$ かそれ以上の無極性コンデンサによって達成されます。

内部の閉ループアンプは $\pm 2\text{mV}$ 以下の入力オフセット電圧でINNを仮想グランドとします。IINは電流ソース(I_{IN})、または抵抗(R_{IN})と直列な電圧(V_{IN})でドライブされます(REFおよびINN間の抵抗により容易に I_{IN} を発生することができます。 $I_{IN} = V_{REF}/R_{IN}$)。直列抵抗と電圧を使用する場合、発振周波数の式は以下のとおりです。

$$F_o \text{ (MHz)} = V_{IN} \div [R_{IN} \times C_F \text{ (pF)}] \quad [3]$$

および

$$t_o \text{ (\mu s)} = C_F \text{ (pF)} \times R_{IN} \div V_{IN} \quad [4]$$

高周波、波形ジェネレータ

MAX038の周波数が直列な固定抵抗(R_{IN})と電圧ソース(V_{IN})で制御される場合、出力周波数は上式のように、 V_{IN} と直接の関数です。 V_{IN} を変化させることによって発振周波数を変調することができます。たとえば R_{IN} に10k Ω の抵抗を使用し、 V_{IN} を20mVから7.5Vにスweepすることによって、大きな周波数変調を得ることができます(最高375:1まで)。 I_{IN} が2 μ A~750 μ Aの範囲を維持するように R_{IN} を選択してください。変調信号の一番高い周波数を制限する I_{IN} の制御アンプの帯域幅は2MHz(typ)です。

I_{IN} は数個の電源から電流を加えたり引いたりするためのサミングポイントとして使用することができます。これによって出力周波数は数種の変数の和の関数になります。 V_{IN} が0Vに近づくにつれて I_{IN} のエラーは I_{IN} のオフセット電圧のため増加します。

出力周波数はパワーアップ後約10秒間ぐらいは1%オフセットされます。

FADJ入力

出力周波数はFADJによって変調されますが、このFADJは基本的に精密な周波数制御用に、通常は内部位相ロックループ用に設計されています。一度基本または中心周波数(F_0)が I_{IN} によって設定されると、FADJを0V以外の電圧に設定することによってさらに変化させることができます。この電圧は-2.4V~+2.4Vの範囲で変化可能で、これによって出力周波数はFADJが0Vの時の値の1.7~0.30倍($F_0 \pm 70\%$)に変化させることができます。電圧が ± 2.4 Vを越えると不安定化を招き、周波数変化が反転することがあります。

出力を F_0 から D_x (%で表現)分だけ変化させるのに必要とされるFADJの電圧は、次の式によって与えられます。

$$V_{FADJ} = -0.0343 \times D_x \quad [5]$$

ここでFADJの電圧(V_{FADJ})は、-2.4V~+2.4Vの範囲です。

注意: I_{IN} は基本または中心周波数(F_0)に関係しますが、 V_{FADJ} は F_0 からの偏差(%)と直線関係にあり、 V_{FADJ} はプラスまたはマイナスの偏差に応じて正か負に進みます。

あらゆる周波数に対するFADJの電圧は、次の式によって示されます。

$$V_{FADJ} = (F_0 - F_x) \div (0.2915 \times F_0) \quad [6]$$

ここで

$$F_x = \text{出力周波数}$$

$$F_0 = V_{FADJ} \text{が} 0V \text{時の周波数}$$

同様に期間に対する計算

$$V_{FADJ} = 3.43 \times (t_x - t_0) \div t_x \quad [7]$$

ここで

$$t_x = \text{出力期間}$$

$$t_0 = V_{FADJ} \text{が} 0V \text{時の周波数}$$

逆に V_{FADJ} がわかれば周波数は、

$$F_x = F_0 \times (1 - [0.2915 \times V_{FADJ}]) \quad [8]$$

期間(t_x)は、

$$t_x = t_0 \div (1 - [0.2915 \times V_{FADJ}]) \quad [9]$$

FADJのプログラミング

FADJは電圧ソースによるV-への250 μ Aの定電流シンクを備えています。このソースは通常オペアンプ出力で、電流シンクの温度係数は重要ではなくなります。偏差をマニュアル設定するには、 V_{FADJ} の設定に可変抵抗が使用可能ですが、この時は250 μ Aの電流シンクの温度係数が重要になります。 V_{FADJ} をプログラムするのに外部抵抗を使用することは、外部抵抗が内部温度係数曲線にマッチングしないため、マニュアル動作での外部でエラー修正ができる場合のみ限られます。この制限は V_{FADJ} が真の電圧ソースの場合は適用されません。

REF(+2.5V)とFADJ間に接続された可変抵抗(R_F)を使用することによって、マニュアルで簡単に周波数偏差を設定することができます。この抵抗値(R_F)は、

$$R_F = (V_{REF} - V_{FADJ}) \div 250\mu A \quad [10]$$

V_{REF} および V_{FADJ} は、極性を持った値のため正しい代数規則を守ってください。たとえば、 V_{FADJ} が-2.0V(偏差+58.3%)の場合、式は次のようになります。

$$\begin{aligned} R_F &= (+2.5V - (-2.0V)) \div 250\mu A \\ &= (4.5V) \div 250\mu A \\ &= 18k\Omega \end{aligned}$$

FADJのディセーブル

FADJ回路によって出力周波数にわずかに温度係数が加えられます。重要なオープンループアプリケーションには、12k Ω 抵抗(図2のR1)を通してFADJをGND(REFではなく)に接続することによってターンオフすることができます。FADJの-250 μ A電流シンクはこの抵抗により-3Vを発生し、2つの結果が生じます。まずFADJ回路は直線性を保ちますが、メインオシレータから切り離され、温度による安定性を向上させます。第2にオシレータ周波数が2倍になります。FADJがこの方法でターンオフされた場合、上野1~4、6~9式と下の12~14式を F_0 の2倍に、また t_0 を2分の1にすることによって修正してください。この方法では通常の出力周波数を2倍にしますが、上限の周波数制限は2倍にはなりません。FADJをオープン回路、または-3.5V以下の電圧で動作させないで下さい。もし動作させた場合には、IC内部のトランジスタが飽和を起し、周波数およびデューティサイクルでの不要な変化を起します。

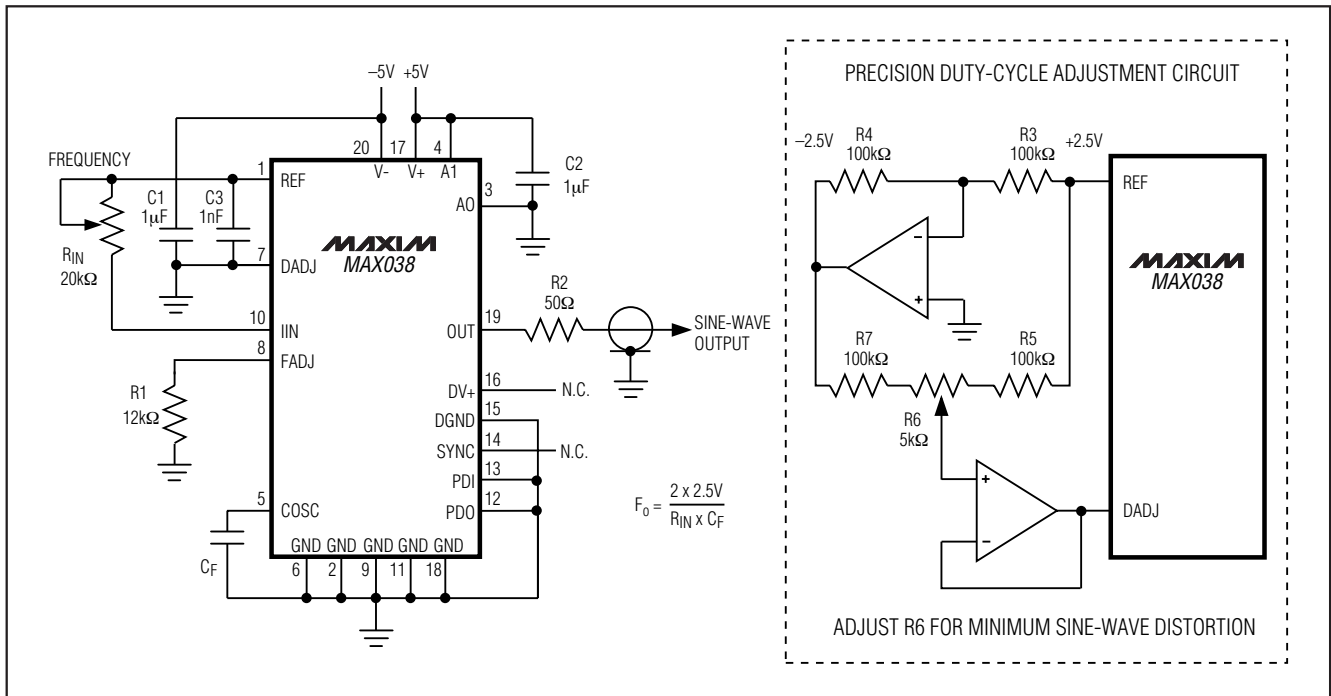


図2. 正弦波出力、50%デューティサイクルの動作回路：SYNCおよびFADJがディセーブル

FADJがディセーブルの場合、出力周波数はIINを変調することによって変化させることができます。

周波数スイープ動作

出力周波数はIINまたはFADJに可変信号を与えることによってスイープされます。IINは範囲が広く、応答が遅く、温度係数が低い、また単極の電流ソースを必要とします。FADJはスイープ範囲が中心周波数の±70%以下の時に使用され、位相ロックループおよび他の低偏差、高精度クロズドループ制御に最適です。またグラウンドを基準に対称なスイープ電圧を使用します。

REF、電圧ソース、およびFADJまたはIIN間への抵抗ネットワークの接続は、スイープ電圧をオフセットするのに便利な方法です。

デューティサイクル

DADJの電圧は波形のデューティサイクル(出力波形が正の時間の割合として定義)を制御します。通常はVDADJ = 0Vでデューティサイクルは50%です(図2)。この電圧を+2.3Vから-2.3Vに変化させると出力デューティサイクルは15%から85%まで変化します。±2.3V以上の電圧は、出力周波数を変動させたり不安定性を起こします。

DADJは正弦波の歪みを現象させるのに使用することができます。未調整デューティサイクル(VDADJ = 0V)は50%±2%で、50%ちょうどからのいかなる偏差によって偶数次の高調波が発生します。低い調整電圧(通常±100mV以下)をVDADJに印加することによって対象性が得られ、歪みが最低限に抑えられます(図2参照)。

規格のデューティサイクルを発生するのに必要なDADJの電圧は次の式で与えられます。

$$V_{DADJ} = (50\% - dc) \times 0.0575 \quad [11]$$

または、

$$V_{DADJ} = (0.5 - [t_{ON} \div t_0]) \times 5.75 \quad [12]$$

ここで

V_{DADJ} = DADJの電圧(極性に従う)

dc = デューティサイクル(%)

t_{ON} = オン(正)時間

t_0 = 波形の間隔

逆にVDADJがわかっている場合、デューティサイクルとON時間は次の式で表すことができます。

$$dc = 50\% - (V_{DADJ} \times 17.4) \quad [13]$$

$$t_{ON} = t_0 \times (0.5 - [V_{DADJ} \times 0.174]) \quad [14]$$

高周波、波形ジェネレータ

DADJのプログラミング

DADJはFADJと似ており、電圧ソースによるV₋への250μAの低電流シンクを備えています。このソースは通常オペアンプ出力で、電流シンクの温度係数は重要ではありません。デューティサイクルをマニュアル設定するには、V_{DADJ}の設定に可変抵抗を使用することができますが、この時は250μAの電流シンクの温度係数が重要になります。V_{DADJ}をプログラムするのに外部抵抗を使用することは、外部抵抗が内部温度係数のカーブにマッチングしないため、マニュアル動作において外部でエラー修正ができる場合のみに限られます。この制限はV_{DADJ}が真の電圧ソースの場合は適用されません。

REF(+2.5V)とDADJ間に接続された可変抵抗R_Dによって、マニュアルで簡単にデューティサイクルを設定することができます。この抵抗値(R_D)は、

$$R_D = (V_{REF} - V_{DADJ}) \div 250\mu A \quad [15]$$

V_{REF}およびV_{DADJ}は極性を持った値のため、正しい代数規則に従ってください。たとえばV_{DADJ}が-1.5V(23%デューティサイクル)の時、この式は次のようになります。

$$\begin{aligned} R_D &= (+2.5V - (-1.5V)) \div 250\mu A \\ &= (4.0V) \div 250\mu A = 16k\Omega \end{aligned}$$

デューティサイクルの変化は、15%~85%の範囲内であれば出力周波数に与える影響は最小限に抑えることができ、通常25μA < I_{IN} < 250μAの時、2%以下です。DADJの回路は広帯域で、最高2MHzまで変調可能です(「標準動作特性」の写真を参照)。

出力

出力振幅は全出力波形に対し2V_{p-p}で固定され、グラウンドに対して対照です。OUTの出力抵抗は0.1Ω以下で、最高50pF負荷で±20mAを駆動することができます。負荷容量がより多い場合には、抵抗(50Ω typ)またはバッファアンプによりOUTを絶縁してください。

リファレンス電圧

REFはソース能力4mA、シンク能力100μAの安定化された2.50Vバンドギャップ電圧リファレンスです。これは基本的に安定電流をI_{IN}に供給、またはDADJおよびFADJをバイアスするのに使用されますが、MAX038の外部アプリケーションに対しても使用することができます。0.1μFでREFをバイパスしノイズを最低限に抑えてください。

抵抗およびコンデンサの選択

MAX038は時間と温度に対して安定した出力周波数を発生しますが、周波数を決定するコンデンサおよび抵抗は注意して選択しなければ性能を低下させます。抵抗は

1%以上のメタルフィルムを用いてください。コンデンサは全温度範囲にて低温度係数のタイプを選択して下さい。通常の場合NPOセラミックは適しています。

COSCの電圧は0V~-1Vの間を変化する三角波です。極性コンデンサは一般的に推奨することができません(過度な温度依存性および漏れ電流のため)、使用の場合は負の端子をCOSCに接続し、正の端子をGNDに接続してください。超低周波数に必要な大容量コンデンサは、大きな漏れ電流および高誘電吸収によりC_F秩序正しい充放電が妨害されるため注意して選んで下さい。可能ならば、与えられた周波数に対して、低いI_{IN}電流を使用し、コンデンサのサイズを小さくしてください。

SYNC出力

SYNCはTTL/CMOSコンパチ出力で外部回路を同期化するために使用されます。SYNC出力は方形波で、その立上りエッジは、0Vをクロスするとき、出力の立上り正弦波または三角波と一致します。方形波が選択された場合、SYNCの立上りエッジは、出力方形波の正の部分の真ん中で起こり、正確には出力より90°進んでいます。SYNCのデューティサイクルは50%固定で、DADJの制御からは独立しています。

SYNCは超高速TTL出力のため、DGNDおよびDV+の高速トランジェント電流がエネルギーを出力回路に輻射し、出力波形に狭いスパイクを引き起こします(このスパイクは100MHz以下の帯域幅のオシロスコープで見るのは困難です)。ICソケットのインダクタンスおよびコンデンサはこの現象を増幅するため、SYNCがオンの時はソケットの使用は推奨することができません。SYNCは独立したグラウンドおよび電源端子(DGNDおよびDV+)から電源を供給され、DV+をオープン回路にすることによってターンオフされます。外部回路との同期が使用されなければ、DV+をオープンにしSYNCをターンオフすることでスパイクを削除することができます。

位相検出器

内部位相検出器

MAX038はフェーズロックループ(PLL)で 사용할 ことができるTTL/CMOS位相検出器を内蔵しており、出力を外部信号に同期させることができます。外部ソースは位相検出力(PDI)に接続され、位相検出力はPDOに出力されます。PDOはエクスクルーシブ-ORゲートの出力で、PDIがグラウンドされている場合でもMAX038の出力周波数で方形波電流を発生します。PDOは通常FADJ、抵抗(R_{PD})、コンデンサ(CPD)、GNDに接続されます。R_{PD}は位相検出器のゲインを設定し、また、コンデンサは高周波成分を減衰し、位相ロックループフィルタのポールを形成します。

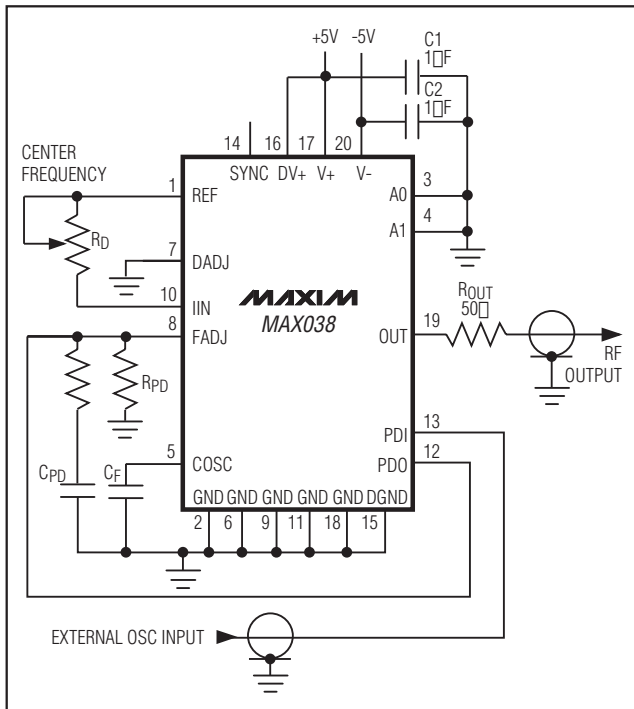


図3. 内部位相検出器を使用したPLL

PDOは0μA~500μAをスイングする方形波の電流パルスです。MAX038の出力とPDIが直交位相(90°位相)の時、デューティサイクルは50%です。位相差が180°に近づくにつれてデューティサイクルは100%に近づき、逆に位相差が0°に近づくにつれてデューティサイクルは0%に近づきます。位相検出器(K_D)のゲインは以下のように表すことができます。

$$K_D = 0.318 \times R_{PD} \text{ (ボルト/ラジアン)} \quad [16]$$

ここで R_{PD} = 位相検出器ゲイン設定抵抗

このループがロックされている時、位相検出器への入力信号はだいたい直交位相になり、デューティサイクルは50%、PDOの平均電流は250μA(FADJの電流シンク)です。この電流はFADJとRPD間で分配されます。250μAは常にFADJに流れますが、差電流がRPDで生成され、 V_{FADJ} (両極性)が発生します。たとえば位相差が増すとPDOのデューティサイクルが増し、また平均電流が増加し、 R_{PD} の電圧(V_{FADJ})がより正になります。次にこれは、オシレータ周波数を減少させ、位相差を減少させるため、位相ロックを維持します。与えられた位相差において、高い R_{PD} は、高い V_{FADJ} をもたらす、つまり、より大きなループゲインはより狭いキャパチャレンジになります。PDOからの電流は C_{PD} も充電し、 V_{FADJ} が変化する速度(ループ帯域幅)は C_{PD} に反比例します。

位相エラー(直交位相かあらの偏差)は、PLLのオープンループゲインおよび外部信号ソースからのオシレータの初期周波数偏差に依存します。このオシレータ変換ゲイン(K_0)は、

$$K_0 = \Delta\omega_0 \div \Delta V_{FADJ} \quad [17]$$

ここで式[6]から

$$K_0 = 3.43 \times \omega_0 \text{ (ラジアン/秒)} \quad [18]$$

PLLシステムのループゲイン(K_V)は

$$K_V = K_D \times K_0 \quad [19]$$

ここで

K_D = 位相器ゲイン

K_0 = オシレータゲイン

$F(s)$ を備えたループフィルタにて、オープンループ伝達関数 $T(s)$ は

$$T(s) = K_D \times K_0 \times F(s) \div s \quad [20]$$

リニアフィードバック解析技術を使用し、クローズドループ伝達特性 $H(s)$ は以下のようにオープンループ伝達関数に関係しています。

$$H(s) = T(s) \div [1 + T(s)] \quad [21]$$

トランジェント特性およびPLL周波数応答はフィルタ特性 $F(s)$ の選択に依存します。

MAX038の内部位相検出器が使用されない場合、PDIおよびPDOはGNDに接続してください。

外部位相検出器

外部位相検出器は、内部位相検出器の代わりとして使用することができます。図4に示す外部位相検出器は、MAX038の内部位相検出器の動作を行います。外部発振器の正確な倍数に同期しなければならないアプリケーションでは、オプション÷N回路をSYNC出力と位相検出器の間に配置することができます。R4、R5、およびR6で構成される抵抗ネットワークは同期範囲を設定し、コンデンサC4はキャパチャ範囲を設定します。この種類の位相検出器は、(÷N回路の有無に関係なく)基本波だけでなく外部発振器の高調波にもロックします。外部発振器入力がない場合は、回路動作は外部入力DCレベルに依存し、予測できなくなることがあります。

図4に、外部発振器の基本波だけにロックする周波数位相検出器を示します。外部発振器による入力がない場合、周波数位相検出器の出力はプラスのDC電圧になり、発振はR4、R5、およびR6で設定される最も低い周波数になります。

高周波、波形ジェネレータ

MAX038

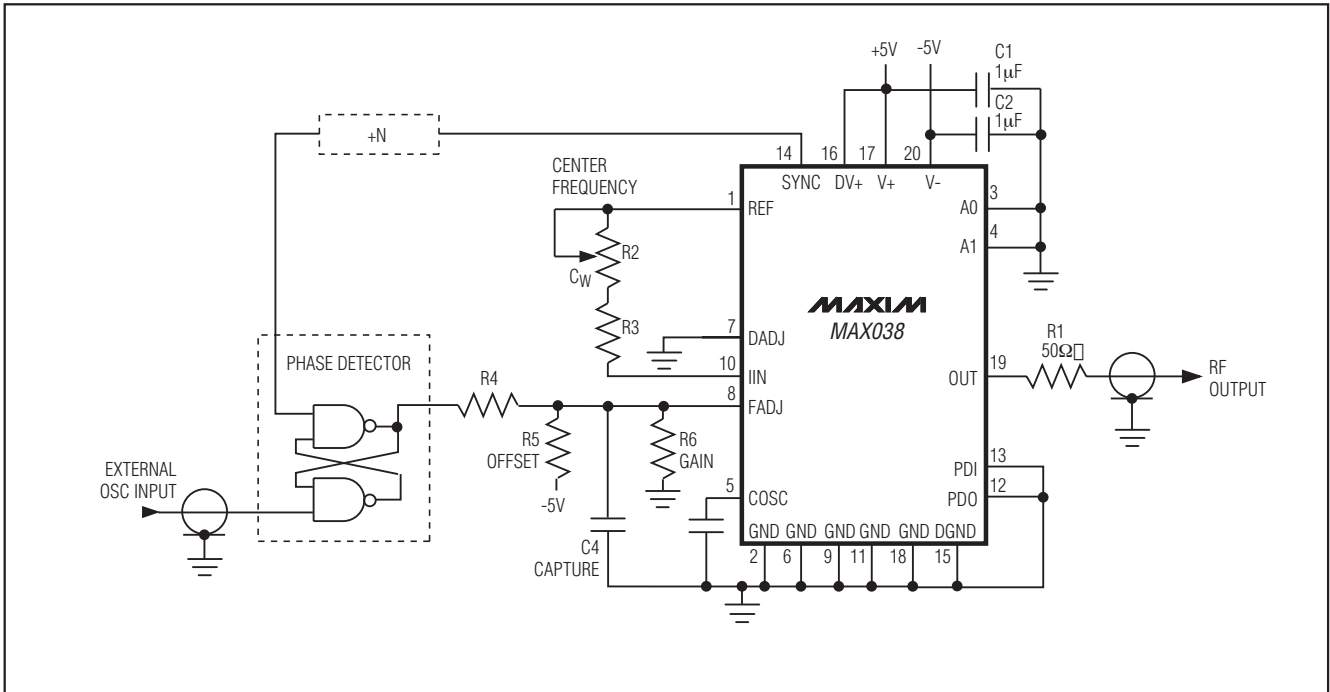


図4. 外部位相検出器を使用したPLL

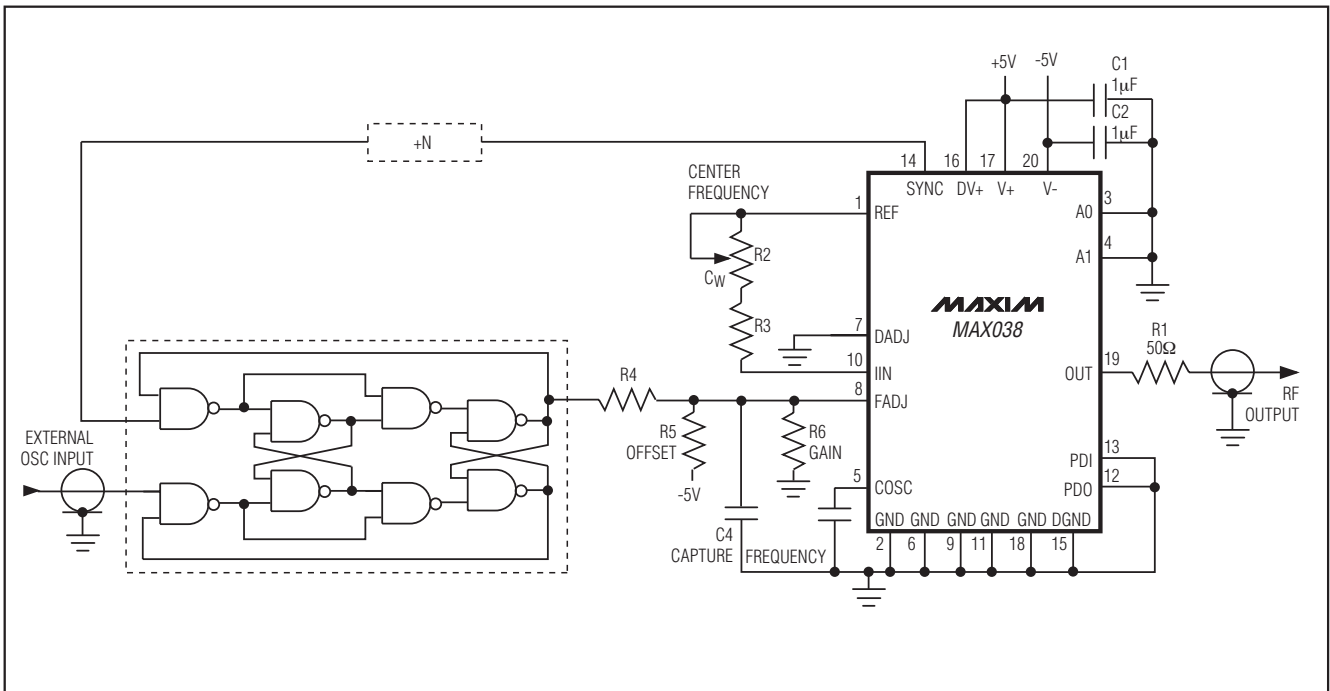


図5. 外部周波数分器を使用したPLL

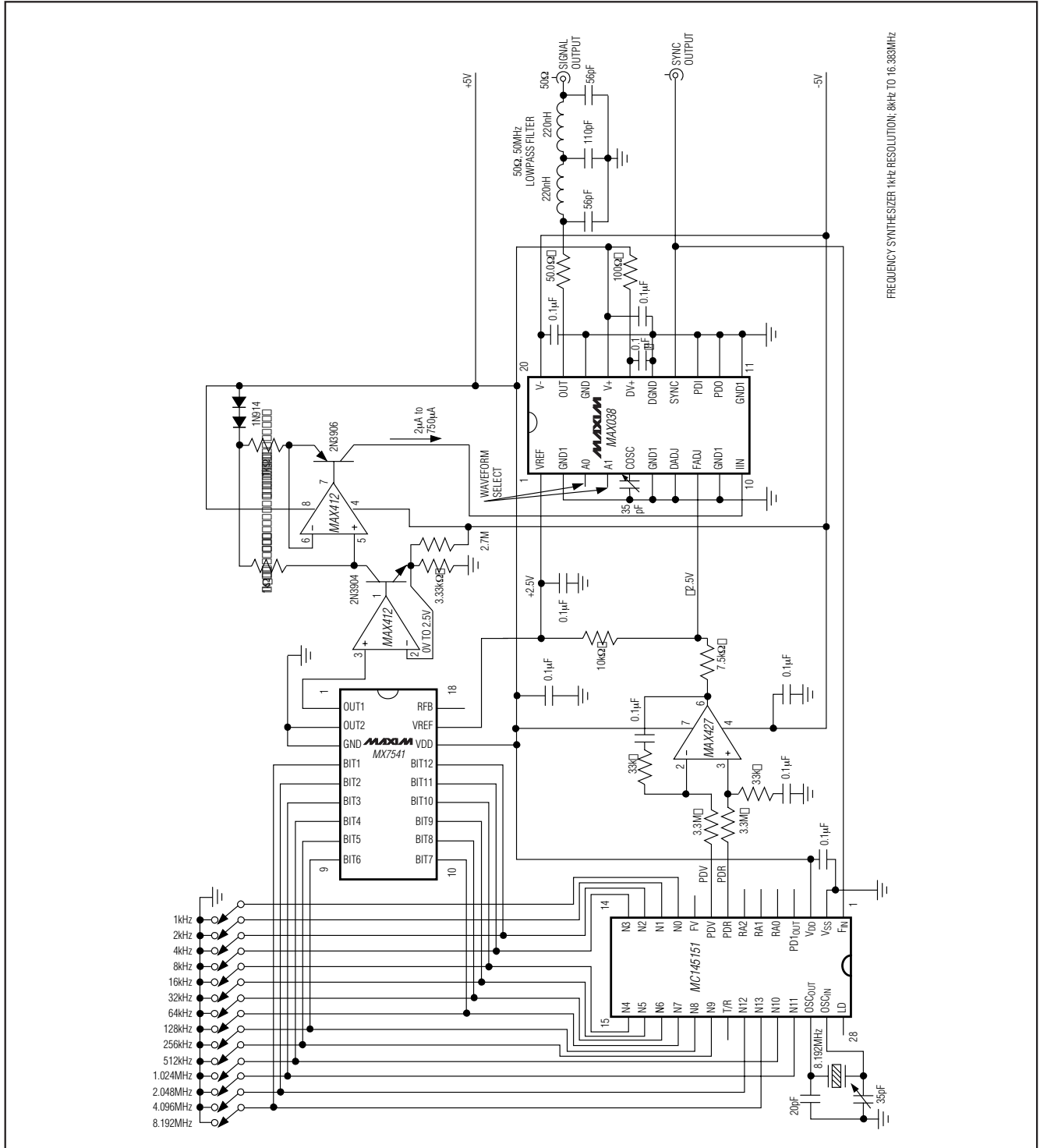


図6. クリスタル制御、デジタルプログラム周波数シンセサイザ - 8kHz~16MHz、1kHz分解能

高周波、波形ジェネレータ

MAX038

レイアウト上の注意

MAX038の特性をすべて実現するためには、電源バイパスおよびボードレイアウトに注意を払うことが必要です。低インピーダンスのグランドプレーンを使用し、5個のGND端子全部を直接接続してください。1 μ Fセラミックコンデンサまたは1 μ Fタンタルコンデンサと並列に接続された1000pFセラミックコンデンサでV+およびV-を直接グランドプレーンにバイパスしてください。コンデンサのリード線は直列インダクタンスを最小限に抑えるため短くしてください(特に1000pFのセラミックで)。

SYNCが使用された場合、DV+はV+に、DGNDはグランドプレーンに接続し、DV+とDGND間(端子16、端子15)に2つ目の1000pFセラミックをできるだけ近くに接続してください。独立した電源、またはDV+への独立した配線を用いる必要はありません。SYNCをディセーブルする場合には、DGNDをオープン回路にし、DV+はV+に接続するか、またはオープンのままにしてください。

COSCの周り(またCOSCの下のグランドプレーンの部分)の配線を最小化することで、浮遊容量が減少し、また、この配線をグランドで囲むことで他の信号とのカップリングを防いでください。DADJ、FADJ、IINに対しても同様の注意を払ってください。C_Fのグランドプレーンへの接続は、端子6(GND)の近くにしてください。

アプリケーション情報

周波数シンセサイザ

図6に8kHz~16.383MHzの周波数範囲で1kHzステップの高精度で安定した、正弦波、方形波、三角波を発生する周波数シンセサイザを示します。モトローラ社のMC145151は、クリスタル制御オシレータ、 $\div N$ 回路、高速位相検出器を備えています。このマニュアルスイッチによって出力周波数が設定され、スイッチをオープンにすることによって出力周波数を増加させます。各スイッチは $\div N$ 出力とMX7541の12ビット

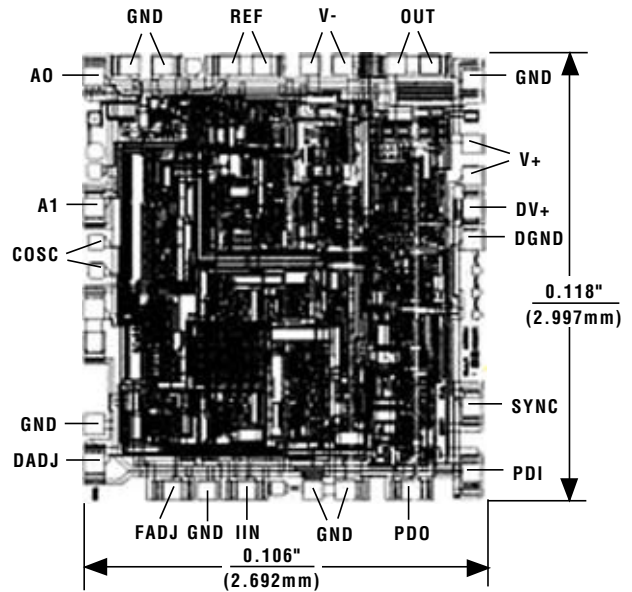
パッケージ

最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照ください。

DACを制御し、出力はデュアルオペアンプMAX412を使用することによって電流に変換されます。この電流はMAX038のIIN端子に入力され、広範囲に渡り周波数をラフに設定します。

精密な周波数制御(および位相ロック)は位相検出器MC145151および差動アンプとローパスフィルタ(U5)によって実現することができます。位相検出器は $\div N$ 出力をMAX038のSYNC出力と比較し、差動位相データをU5に送ります。U5のシングルエンドの出力は、オフセットされFADJ入力に加算されます(粗周波数制御にDACおよびIIN端子を使用するとFADJ端子は、スイッチング変化に対し高速応答で精密な制御を実現します)。出力の50MHz、50 Ω ローパスフィルタによって、高精度の16MHz方形波および三角波が得られ、 $\div N$ 回路によって発生された高周波ノイズを阻止します。

チップ構成図



TRANSISTOR COUNT: 855

SUBSTRATE CONNECTED TO GND

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2005 Maxim Integrated Products, Inc. All rights reserved.

MAXIM is a registered trademark of Maxim Integrated Products.