

# Pentium™、PowerPC™ 用電源

Intel社、Motorola社等が発売している最新のマイクロプロセッサに対応するため、デスクトップ及びポータブルコンピュータ用の電源は抜本的な変革を求められています。これらの $\mu$ Pはより高精度でより低電圧の電源を必要とするだけでなく、メインクロックの開始/停止動作で超高速の負荷変動が発生します。そのため、比較的単純だった5V/12V電源が、従来にない精度と50A/ $\mu$ sの負荷電流スルーレートを備えた5チャンネル以上の出力を持つシステムに変身しました。

こうした特性が要求されると次のような技術的な問題が生じます。まず新世代のコンピュータシステムが必要とする精度とトランジェント応答特性に対応するには、従来の集中型電源構造では不十分であるということです。この場合高効率のローカルDC-DCコンバータをマザーボード上のCPUのすぐ横に配置する分散構造の方が効果的になります。電源メーカーは、ダイナミック応答と同期整流を改良した小型、高周波ICまたはモジュールによって対応することになるでしょう。PC用のオフライン電源(筐体)はなくなることはなく、マザーボード上にある小型のDC-DCコンバータにメインバス電源を供給する役割を果たすものと思われます。

ここでは、次世代コンピュータ用に提案されている電源構造について検討し、ボードレベルのコンピュータの設計者が直面している問題の解決法について詳細に考察します。

## 出力電圧の多様化

CPU電源に関する最も顕著な傾向は低電圧化の進行です。各大手CPUメーカーが次々と新しいプロセスを製造ラインに導入するたびに、電源の大幅な低電圧化が進行しています。現在マキシム社でささやかれている最も低い電圧は、開発中のあるCPUが必要とする $V_{CC}$ 電圧の1.1Vです。

コアロジックチップは、CPUが今までより微細なリソグラフィラインに移行した後に残るラインを利用するものと考えられますが、電源電圧については、これもまたCPUの後を追うものと思われます。一方、DRAMの電源電圧は、3.3V用製造ラインへの巨額の投資を回収するためにしばらくの間は3.3Vに留まるでしょう。5V用も、オーディオやPCMCIAカード等の5V専用周辺機器の既存の顧客ベースをサポートする必要があるために、この先長年にわたって残るものと思われます。この先1年以上にわたって使用が予想されるICの電圧値は表1に示すとおりです。

表1. 現在及び将来の動作電圧

電源	近い将来	1.5年後	3年後
CPU	2.XV	2.5V or less	1.XV
コアロジック	3.3V	3.3V	2.XV
DRAM	3.3V	3.3V	3.3V
I/O及びアナログ	5V	5V	5V
PCMCIA, ISA 12V	12V	12V	?
バス終端		1.5V	1V
トータル電源電圧	4	5	5-6

標準のCPU、I/O、コアロジックの電源に加えて、将来のシステムでは66MHzガニング・トランシーバ・ロジック(GTL)バス(図1)等の高速データバス終端用の電源も必要になると考えられます。ゼロックス社のビル・ガニング氏が発明したこのバスは、144個以上のオープンドレイン・トランジスタドライバからなり、各ドライバは50 $\Omega$ のプルアップ抵抗により低電圧源(1.5V typ)に接続されています。

## 特殊なCPU電圧

低電圧化の傾向に加えて、電源電圧レベルの多様化も一つの要因です。CPUのモデルによって、あるいは同種のCPUでもクロック速度によって異なる特殊電圧をメーカーが指定してくる傾向があります。“今日のお奨め電圧”とも呼べる電圧は、4V(Cyrix)、3.6V(Power PC)、3.45V(Intel)等ですが、目的は高クロック速度で製造歩留まりを上げることにあります。

特殊な電源電圧の良い例は、Intel社のP54C PentiumのVRバージョンです。これはノイズと過渡変動を含めて3.30V~3.45Vの電源電圧を必要とします。この仕様は基本的なDC精度の他にも、ノイズ、過渡応答、コネクタや配線での僅かな電圧ドロップを考慮しなければならぬため、電源設計者にとっては頭痛の種になります。しかし電源のレイアウトが難しいことやコストの増加よりも、CPUそのもののコスト節約の方が重要です。¥50,220のCPUを20%安く購入できれば、電源にコストがかかっても十分お釣りが来るからです。このためCPUメーカーが最新型モデルで非標準電源電圧レベルの採用を遠慮することは期待できません。

™ PentiumはIntel社の商標です。PowerPCはIBM社の商標です。

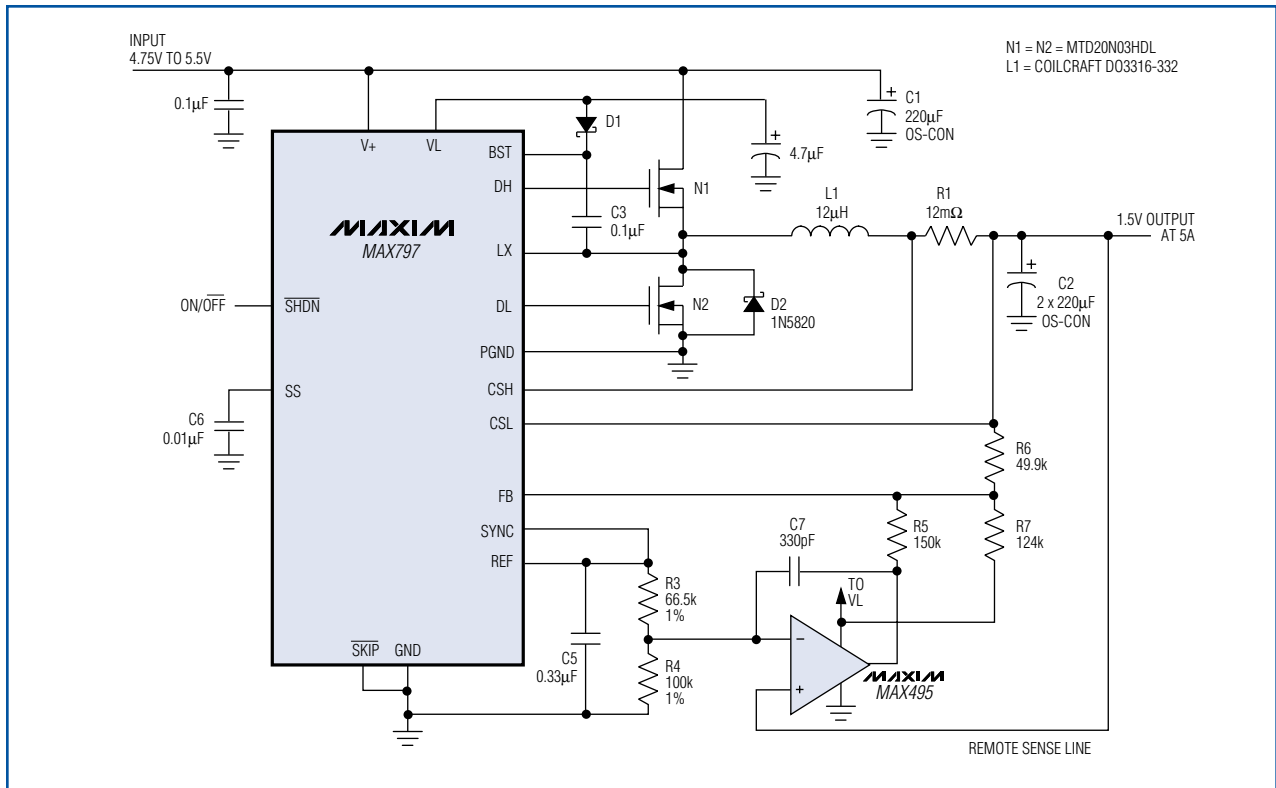


図1. この高精度の1.5VステップダウンDC-DCコンバータは、ガニング・トランシーバ・ロジック(GTL)バスの終端抵抗を駆動します。このコンバータの構造(同期整流器付きのバック・トポロジー)は、低電圧の高効率分散型電源システムとして今日では最良の構造になっています。

## クロスレギュレーション・エラー

電源設計者にとってもう一つの難問はクロスレギュレーション・エラーです。これは、ある安定化出力電圧が別の出力の負荷電流の変動により影響を受けることであり、従来の低コスト、多出力オフライン電源では一般的です。このエラーは、負荷切離しによる電源管理技術で制御されている“グリーンPC”で生じますが、実は安定化出力に最小負荷をかけないという電力節約対策そのものが原因になっています。

PC用の一般的な低コスト電源は、フライバック又はフォワード・オフライン電源のトランスに巻線を追加することにより、複数の出力電圧を発生します。二次側出力の安定化を維持するには、メイン出力に最小負荷をかけておく必要があります。しかしこの方法は、電力節約のために負荷切離しとクロック停止方式を採用している新しいコンピュータ(グリーンPC)では問題となります。この場合、各出力で負荷電流が著しく変動するため、従来の電源では深刻なクロスレギュレーション・エラーが生じます。将来のシステムが分散型電源構造を採用すると思われる理由としては、高速負荷変動と厳しい出力精度仕様に加えて、このクロスレギュレーション・エラーの問題が挙げられます。

もう一つの理由は、高電流経路における寄生インダクタンスです。CPUクロックが突然開始/停止するシステムでは、僅か10cmほどの配線でもインダクタンスにより $V_{CC}$ ピンに過度なリングングや電圧低下が生じてしまいます。IRドロップや不要なインダクタンスのために集中型電源構造が採用できない場合、分散型電源構造を採用せざるを得ません。この構造は通常、従来のPC用電源ボックスからの5Vもしくは12V電源で駆動されるCPUマザーボード上の小型ローカルDC-DCコンバータ又はリアレギュレータで構成されています。

分散型構造の採用を決定した場合には、次にレギュレータをリアかスイッチモードのどちらにするかを決める必要があります。判断基準ははっきりしています。熱と効率ロスを許容できる場合はリア電源を、許容できない場合はステップダウン(バック)トポロジーのスイッチモード電源を選択します。将来のデスクトップシステムでは、5V又は3.3V(あるいは両方)の電源バスを分配し、より低いCPU電圧をローカルのリアレギュレータで発生することになります(図2、図3)。ポータブルシステムでは効率が最も重要なため、多くの場合バッテリー電圧をマザーボード上のスイッチモード・コンバータに分配します。



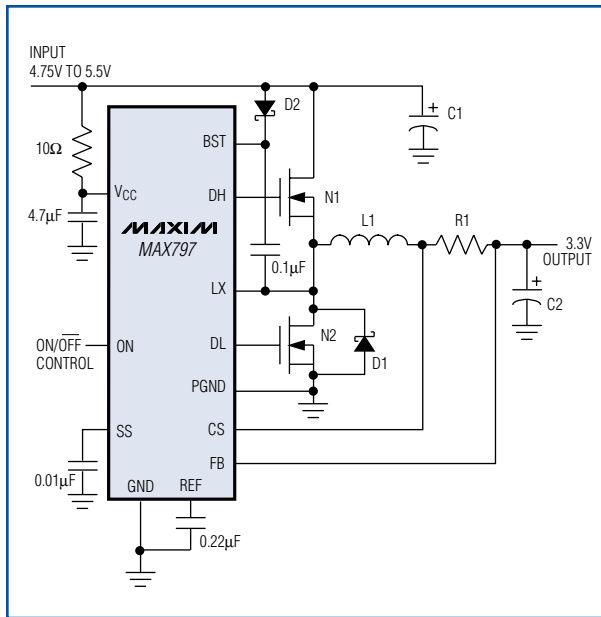


図4. このステップダウン (バック) スイッチングレギュレータは、全nチャネルMOSFETを採用しているためコストの節約となり、また300kHzで動作するため小型のインダクタを使用できます。

ニングされたTグレード・バージョンのMAX767(リファレンス許容誤差 $\pm 1.2\%$ )を用いて低リファレンスエラーを実現します。このPentium P54C-VR用回路は評価キットとしてマキシム社が提供しています。第二の回路は、外部リファレンス(MAX872)を用いてさらに低いエラーを実現し、リファレンスによる出力変動への影響は全温度範囲で僅か $\pm 0.38\%$ しかありません。

両回路共低出力リップルで、優れたダイナミック応答を示します。負荷がゼロからフルスケールまでステップ変動した場合、出力の変化は40mV以下です。具体的には両回路共Intel社のP54C Pentium CPUのVR(電圧レギュレータ)バージョンをサポートします。このバージョンでは、ノイズと変動を含む電源電圧が3.30V~3.45Vの範囲になければなりません。様々な出力電流レベルにおけるこれら2種類の回路の推奨部品を表2に示します。

注：電圧検出ラインがコネクタの反対側で接続されている場合(この接続は電源動作中に切られる可能性があり)、CPUに過電圧がかかるのを防ぐため、検出ラインの10kはコネクタに近い(電源)側に接続する必要があります。

(資料請求番号：1)

表2. 図5及び図6用の推奨部品

部品	1.5A回路	3A回路	5A回路	7A回路	10A回路
L1	10 $\mu$ H Sumida CDR74B-100	5 $\mu$ H Sumida CDR125 DRG# 4722-JPS-001	3.3 $\mu$ H CoilCraft DO3316-332	2.1 $\mu$ H, 5m $\Omega$ Coiltronics CTX03-12338-1	1.5 $\mu$ H, 3.5m $\Omega$ Coiltronics CTX03-12357-1
R1	0.04 $\Omega$ IRC LR2010-01-R040 or Dale WSL-2512-R040	0.02 $\Omega$ IRC LR2010-01-R020 or Dale WSL-2512-R020	0.012 $\Omega$ Dale WSL-2512-R012 or 2 x 0.025 $\Omega$ IRC LR2010-01-R025 (in parallel)	3 x 0.025 $\Omega$ IRC LR2010-01-R025 or Dale WSL-2512-R025 (in parallel)	3 x 0.020 $\Omega$ IRC LR2010-01-R020 or 2 x 0.012 $\Omega$ Dale WSL-2512-R012 (in parallel)
N1, N2	International Rectifier IRF7101, Siliconix Si9936DY or Motorola MMDF3N03HD (dual n-channel)	Siliconix Si9410DY, International Rectifier IRF7101 or Motorola MMDF3N03HD (both FETs in parallel)	Motorola MTD20N03HDL	Motorola N1: MTD75N03HDL N2: MTD20N03HDL	Motorola MTD75N03HDL
C1	47 $\mu$ F, 20V AVX TPSD476K020R	2 x 47 $\mu$ F, 20V AVX TPSD476K020R	220 $\mu$ F, 10V Sanyo OS-CON 10SA220M	2 x 100 $\mu$ F, 10V Sanyo OS-CON 10SA100M	2 x 220 $\mu$ F, 10V Sanyo OS-CON 10SA220M
C2	220 $\mu$ F, 6.3V Sprague 595D227X06R3D2B	2 x 150 $\mu$ F, 10V Sprague 595D157X0010D7T	2 x 220 $\mu$ F, 10V Sanyo OS-CON 10SA220M	2 x 220 $\mu$ F, 10V Sanyo OS-CON 10SA220M	4 x 220 $\mu$ F, 10V Sanyo OS-CON 10SA220M
D2	1N5817 Nihon EC10QS02, or Motorola MBR5120T3	1N5817 Nihon EC10QS02, or Motorola MBR5120T3	1N5820 Nihon NSQ03A02, or Motorola MBRS340T3	1N5820 Nihon NSQ03A02, or Motorola MBRS340T3	1N5820 Nihon NSQ03A02, or Motorola MBRS340T3
温度 範囲	to +85 $^{\circ}$ C	to +85 $^{\circ}$ C	to +85 $^{\circ}$ C	to +85 $^{\circ}$ C	to +85 $^{\circ}$ C

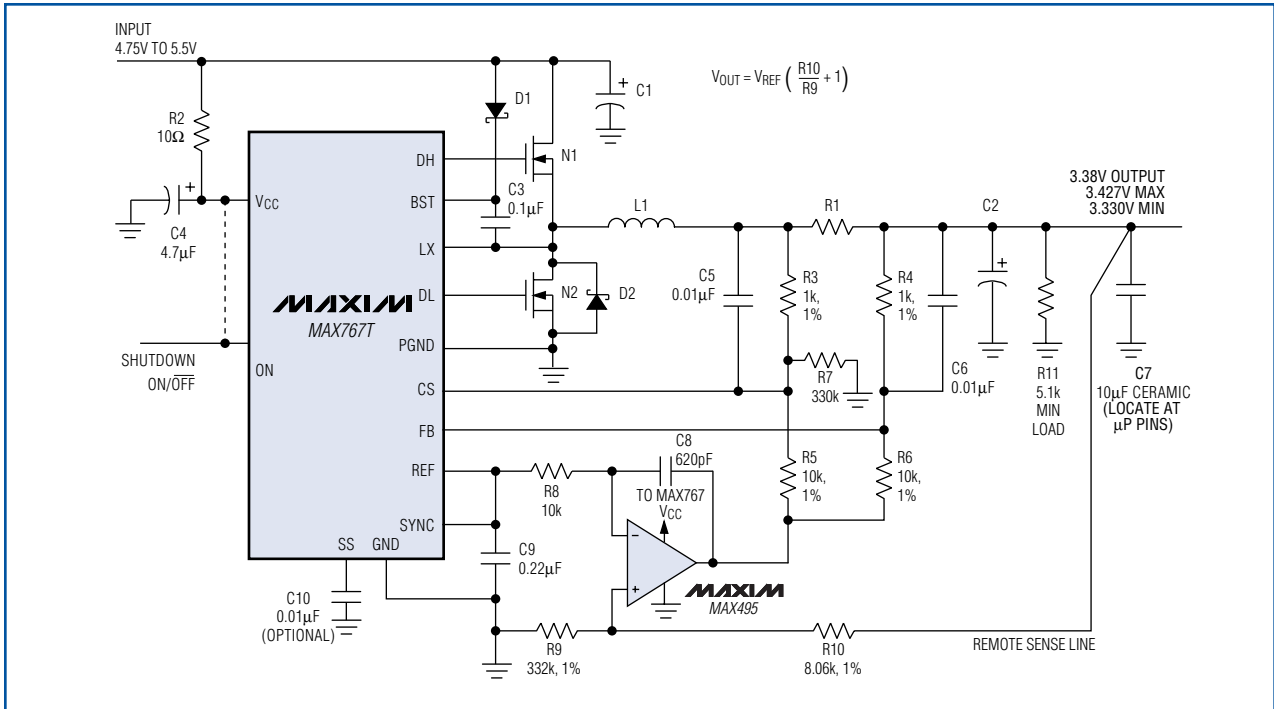


図5. この高精度のステップダウンコンバータは、DC及びAC精度の要求が厳しいPentium P54C-VRデスクトップ用です。このPentium VR用の評価キットを使用すれば設計をスピードアップできます（2ページを参照）。

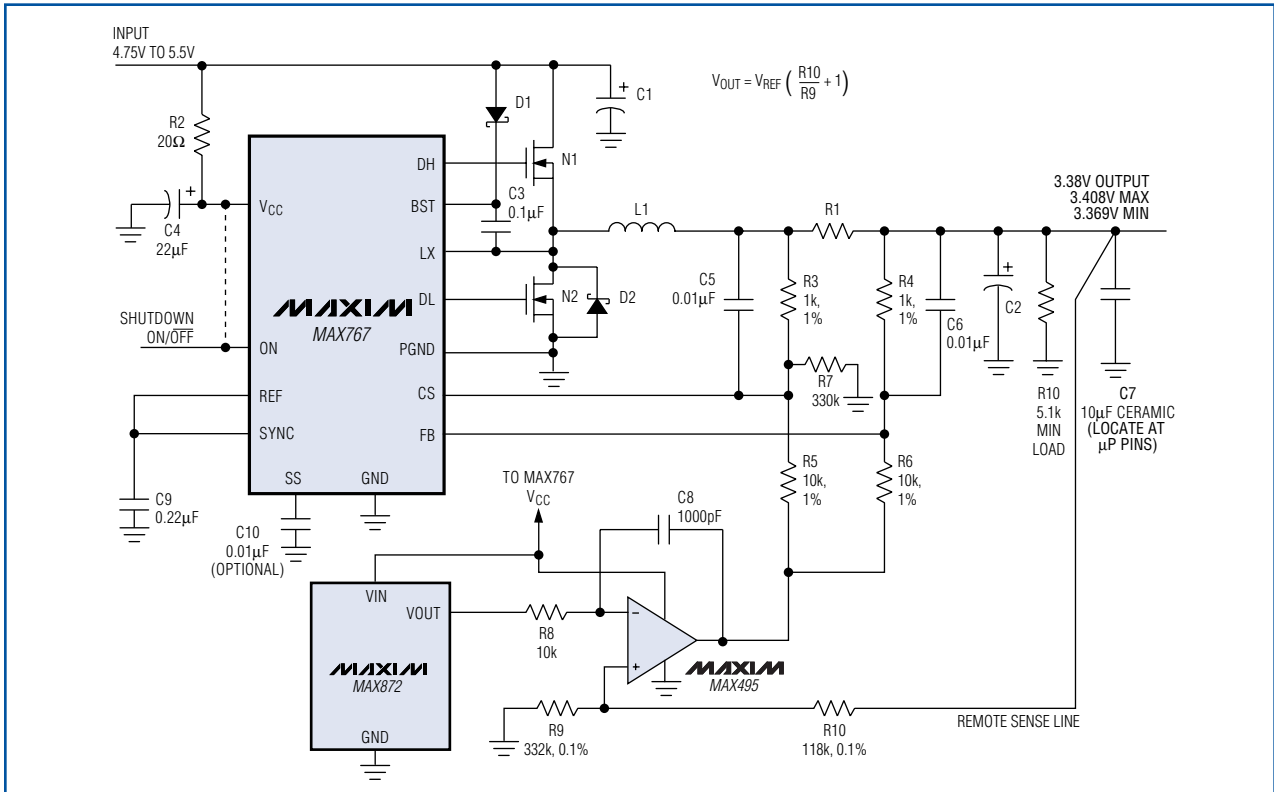


図6. この回路は図5のステップダウンコンバータと同様ですが、DC精度をさらに高めるためにデータ収集グレードの電圧リファレンスが組み込まれています。