

Design Note:

HFDN-31.0

Rev. 1; 04/08

**シンセサイザベース水晶発振器 MAX3610 で低コストかつ
高性能なクロック源を実現**



Maxim Integrated Products

シンセサイザベース水晶発振器 MAX3610 で低コストかつ高性能なクロック源を実現

1 はじめに

MAX3610 は、ハードディスクドライブ、ホストバスアダプタ、スイッチ、および RAID コントローラなど、Fiber Channel (FC)ストレージエリアネットワークアプリケーションでの使用に最適化された、シンセサイザベースの水晶発振器 IC です。このデバイスには、完全に集積化された水晶発振器と、PLL (phase locked loop)ベースの周波数逡倍器が組み込まれています。このデバイスは、低コストな 26.5625MHz の AT カット基本波水晶振動子を使用して、LVPECL または LVDS インタフェースで 106.25MHz または 212.5MHz のクロック出力を発生します。出力クロックの位相ジッタは、12kHz~20MHz の帯域で 0.7ps_{rms} (typ)です。

このデザインノートでは、基準クロック発生器 MAX3610 の特性と、スペクトルアナライザを使って電源誘導確定的ジッタを測定する方法について説明します。クロック出力の SSB (single side band)位相ノイズと電源誘導確定的ジッタについて測定結果を示します。水晶振動子の推奨パラメータ、および MAX3610 と水晶による周波数安定度の測定結果が、この文書のセクション 4 に記載されています。

2 PLL シンセサイザ付き水晶発振器

従来の 1Gbps および 2Gbps FC アプリケーションでは、シングルエンドの LVCMOS インタフェースで 106.25MHz の水晶ベースの発振器を基準クロック源に使用していました。しかし FC のシリアルデータ速度が現時点で 4.25Gbps に移行しつつあり、次世代ではおそらく 8.5Gbps に向かうことから、システム設計者はアプリケーションのジッタ要求を満たすために、より高い、212.5MHz などの基準クロック周波数を差動 LVPECL または LVDS インタフェースで使用する傾向が見られます。そうした高い周波数を達成する場合、従来の 3 次オーバートーンまたは 5 次オーバートーン水晶発振器は、高い水晶の製造コストが原因で、より高価なものになってまいります。

MAX3610 は、基本波 AT カット水晶振動子を使用して高周波数かつ低ジッタのクロック出力を発生することによって、低コストなクロックモジュールソリューションを提供します。機能ブロック図を図 1 に示します。

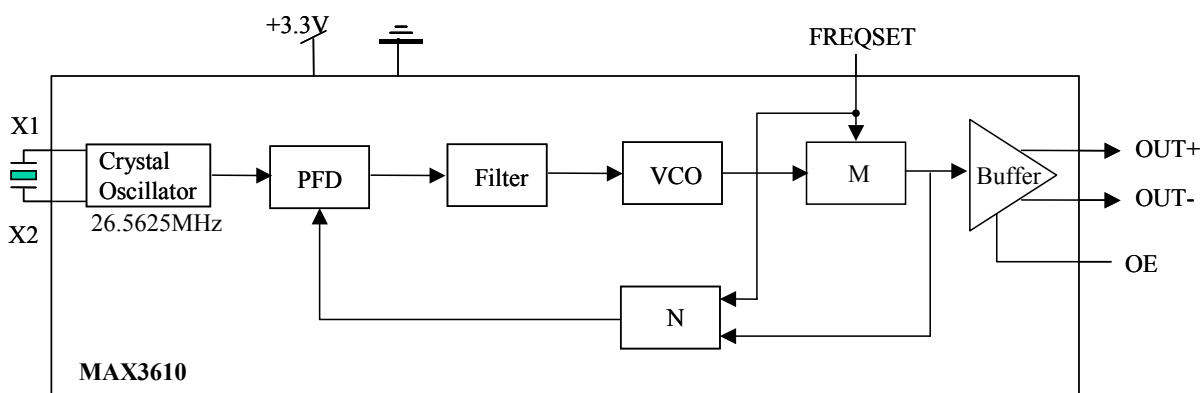


図 1. シンセサイザベースの水晶発振器

水晶の発振周波数 f_{xo} が 26.5625MHz の時、MAX3610 の出力周波数 f_{out} は次式で与えられます。

$$f_{out} = f_{osc} \times N \quad (1)$$

N は周波数の逡倍率であり、外部 FREQSET ピンで制御します。制御の設定を表 1 に示します。

表 1. 出力クロック周波数の制御の設定

FREQSET	N	Output Frequency
VCC or open	4	106.25MHz
GND	8	212.5MHz

クロック出力における SSB 位相ノイズを最適化するため、MAX3610 の PLL と VCO の設計に当たっては慎重な配慮が行われました。クロック出力の位相ノイズは、低周波数の水晶発振器の位相ノイズ $\Phi_{xo}(f)$ 、VCO の

位相ノイズ $\Phi_{vco}(f)$ 、および位相検出器とループフィルタに起因する PLL の電圧ノイズ $V_N(f)$ によって決まります。PLL の位相モデルを図 2 に示します。図中の K_d は位相検出器の利得、 $F(s)$ はループフィルタの伝達関数、 K_o はオンチップ VCO の周波数制御感度です。

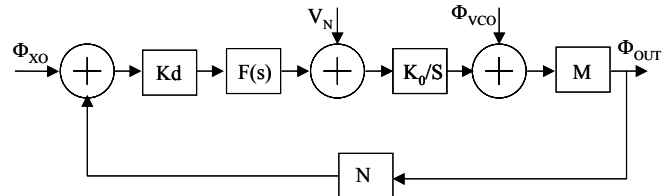


図 2. MAX3610 の PLL 位相モデル

$\Phi_{xo}(f)$ 、 $V_N(f)$ 、および $\Phi_{vco}(f)$ からのノイズ成分をトレードオフすることによって、MAX3610 PLL 3dB 帯域幅は約 50kHz に設定されています。106.25MHz における出力 SSB 位相ノイズの測定値を図 3 に示します。12kHz~20MHz の位相ノイズを総和したときの位相ジッタの計算値は 0.7ps-rms になります。

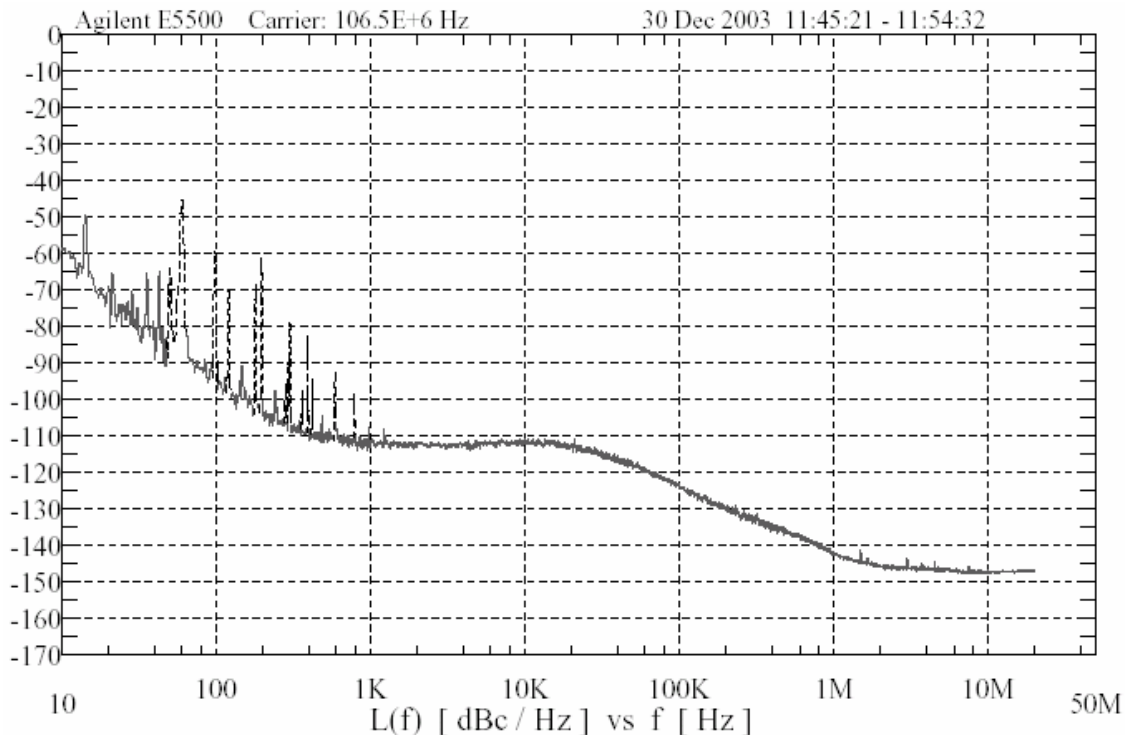


図 3. MAX3610 の 106.25MHz (LVDS)における出力 SSB 位相ノイズ

3 電源ノイズ除去

現実のシステムにおける電源ノイズには、ランダムノイズ、スイッチング電源からのデジタルスパイク、他のデジタル回路など、様々な発生源があります。たとえ良好な電源フィルタを使用しても電源にはある程度のノイズが残り、それが基板上のアクティブ部品に流入すると信号の品質を劣化させる可能性があります。

MAX3610 水晶発振器の利得ブロック、PLL、および VCO の設計には、良好な電源ノイズ除去を達成するための特別な配慮が行われています。

クロック源に対する電源ノイズ除去の特性を調べるには、電源に正弦波信号を印加し、個々の単一周波数トーンごとに確定的ジッタを測定します。この測定は、たとえばオシロスコープ、タイムインターバルアナライザ(TIA)、スペクトルアナライザなど、いくつかの種類の機器を使って行うことが可能です。確定的ジッタの量が十分に大きい場合は、オシロスコープのヒストグラムに双峰分布が現れ、トリガポイントから T/2 のタイムオフセットで確定的ジッタを測定できます。T は変調信号の周期です。

MAX3610 のクロック出力の確定的ジッタを正確に測定するためには、スペクトルアナライザを使用します。測定系を図 4 に示します。

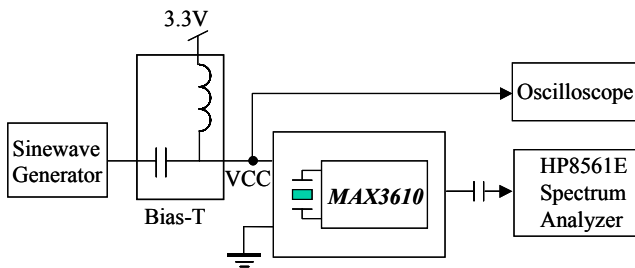


図 4. 電源誘導確定的ジッタの測定系

正弦波トーンを電源に印加することで、生成される周波数変調された出カクロックの変調度 $\Delta f/f_m$ が減少します。 Δf は周波数 f_m の電源変調信号によって引き起こされる周波数偏差です。変調度が小さい場合、スペクトルは主としてキャリアと、キャリアから $\pm f_m$ に位置する 2 つのサイドバンド信号とで構成されることとなります。キャリアに対する 2 つのサイドバンドスペクトル線の大きさは、変調度に依存します。これがさらに、ここで確定的ジッタの形で観測される最大位相偏差に影響を及ぼします。この確定的ジッタは、次式で与えられます。

$$DJ(ps_{p-p}) = \frac{2 \times 10^{x(dBc)/20}}{\pi \times f_{out}} \quad (2)$$

x は、キャリアに対するサイドバンド周波数変調の大きさです。図 5 に、確定的ジッタ (UI_{p-p}) と x (dBc) の関係を示します。

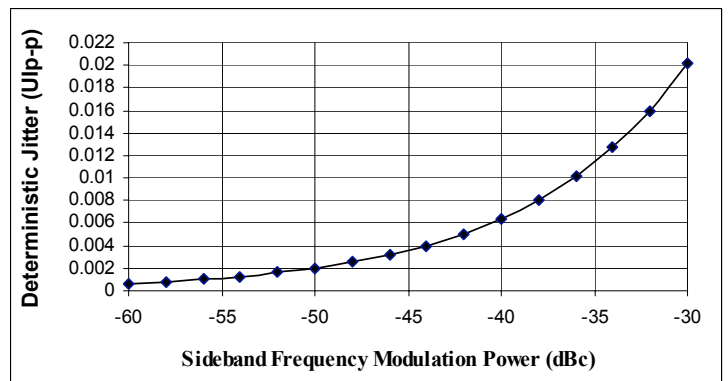


図 5. 単一トーン周波数変調によって生じる確定的ジッタ

1 つの例として、100kHz の正弦波信号を電源に印加した場合、 $(f_{out} \pm 100kHz)$ での周波数変調スペクトル線の測定値がキャリア周波数 f_{out} に対して -50dBc であれば、図 5 から、確定的ジッタは $2mUI_{p-p}$ になります。これは、もしキャリア周波数が 106.25MHz なら、18.8ps_{p-p} に相当します。

もう 1 つの例として、振幅 50mV の正弦波信号を電源に印加し、その周波数を 5kHz~1MHz の範囲でスイープさせます。このとき測定された MAX3610 の電源誘導確定的ジッタを図 6 に示します。

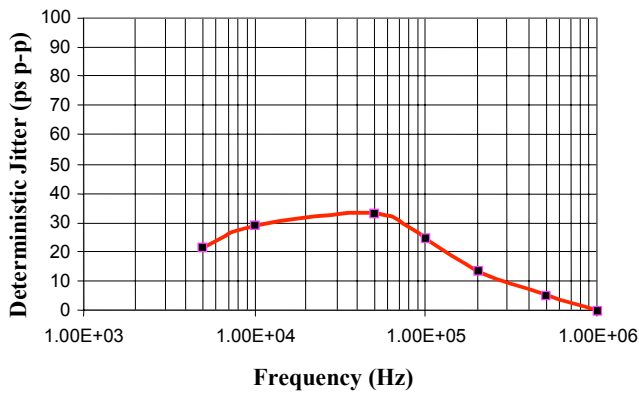


図 6. MAX3610 の電源誘導確定的ジッタ

4 水晶振動子の選択

図 7 に、水晶モデルおよび MAX3610 への水晶の接続を示します。また、推奨される水晶振動子のパラメータを表 2 に示します。

表 2. 水晶のパラメータ

Parameter	Value
Crystal	Fundamental AT cut
Nominal Oscillator Frequency	26.5625MHz
Shunt Capacitance (Co)	2pF
Co/Cs	280
Load capacitance	12pF
Equivalent Resistance (ESR)	Series 5Ω to 40Ω

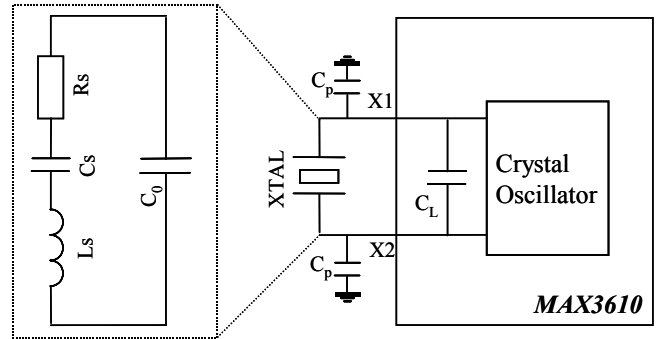


図 7. 水晶モデルおよび MAX3610 への水晶の接続

水晶の総負荷容量には、MAX3610 の発振回路の入力容量 C_L と、水晶ブランクと IC の組み立て/パッケージングによって発生する寄生容量 C_p が含まれます。水晶をできる限り MAX3610 の近くに配置して寄生容量 C_p を最少化し、総負荷容量の大部分が MAX3610 のオンチップコンデンサ C_L によって占められるようにすることが重要です。

水晶の直列共振周波数 f_s 、および f_s と水晶発振器の周波数 f_{xo} との関係は、以下の通りです。

$$f_{xo} = f_s \times \left(1 + \frac{C_s}{2(C_o + C_L)}\right) \quad (3)$$

$$\text{および } f_s = \frac{1}{2\pi\sqrt{L_s \times C_s}} \quad (4)$$

式(3)から、負荷容量の変動に起因する周波数偏移はおよそ 20ppm/pF であると推定できます。MAX3610 の入力容量 C_L は、公称値の±10%以内に調整されています。

5 周波数安定度

MAX3610 のダイと水晶振動子を使ってクロックモジュールを構築する場合、温度変化に対する出力クロックの周波数安定度は、水晶の温度係数と、温度に対する負荷容量の変動によって決まります。MAX3610 の入力容量変動は 0°C~85°C の範囲で完全に 1% 以内に制御されており、その結果として全温度範囲にわたって変動は 2ppm 以下になっています。したがって、クロック出力の周波数安定度は主として水晶の温度特性によって決まります。

水晶発振器 MAX3610 の利得ブロックの特性は、電源の変動にほとんど左右されません。図 8 は、電源電圧を 3.0V から 3.6V に変化させたとき、周波数変動が 1ppm 以下であることを示しています。

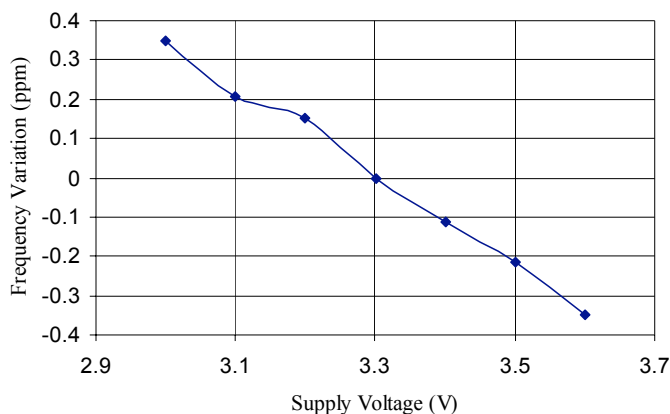


図 8. 電源の変動に対する MAX3610 の周波数変動

さらに、MAX3610 の水晶発振利得ブロックは、水晶の経時劣化軽減のために要求される電力レベルに沿った、ほぼ一定の AC 電力を維持する自動振幅制御を備えています。

6 結論

MAX3610 は、高周波数かつ高性能なクロックモジュールのための低コストなソリューションを提供します。MAX3610 のダイサンプル入手、または本稿以外の周波数やアプリケーションにおける MAX3610 の使用に関する情報をご希望の場合は、お近くのマキシム販売代理店までお問い合わせください。