

ADCの基礎知識： ADCの誤差が システム性能に 与える影響について

分解能12ビットのアナログデジタルコンバータ(ADC)を使用したからといって、システム精度が12ビットになるとは限りません。データ収集機器の性能が予想より大幅に低くて、エンジニアを驚かせることもあります。最初のプロトタイプ製造後に問題に気づき、生産開始の期日が迫る中でADCの性能を向上させるために長時間を費やして設計をやり直すこととなります。いったい何が起こったのでしょうか？最初の解析の後に何が変わったのでしょうか？ADCの仕様を徹底的に理解することにより、所望の水準を下回る性能の原因となる微妙な点が明らかになります。ADCの仕様の理解は、特定のアプリケーションに最適なADCを選択するためにも役立ちます。

システムの必要条件

全体としてのシステムは、信号経路内各回路部分の誤差項の総和に基づく全誤差予算を与られています。この平方二乗平均(RMS)誤差予算は、次式を使用して計算します。

$$\text{全誤差} = \sqrt{(E_1^2 + E_2^2 + E_3^2 + \dots + E_N^2)} \quad (1)$$

ここで、 E_N は特定の回路部分の項です。仮に、0.1%すなわち10ビットの精度が必要であるとすると、これより高い分解能のコンバータを選択することが妥当であり、12ビットコンバータを選択すれば十分であると考えることができます。しかし仕様を検討しない限り、12ビットの性能が得られるという保証はありません(もっと良いかもしれませんが、悪いかもしれません)。例えば、積分非直線性誤差(INL)が4LSBの12ビットADCは、たかだか10ビットの精度(オフセット及び利得誤差がキャリブレーション済みとして)しか提供できません。しかしINLが0.5LSBであれば、0.0122%誤差、すなわち13ビットの精度(利得及びオフセット誤差を除去した後)を提供できます。最良条件の精度を計算するには、最大INL誤差を 2^N で割ります(N はビット数です)。この例では、ADCの誤差として0.075%(即ち11ビット)を許容すると、残りの回路に許される誤差は0.025%と

なります。これには、センサ及び関連フロントエンド信号調整回路(オペアンプ、マルチプレクサ等)の誤差が含まれます。デジタルアナログコンバータ(DAC)、PWM信号又はその他信号経路に存在するアナログ出力信号の誤差も含まれるかもしれません。

この例では、帯域幅1kHzの変化の遅いDCタイプのバイポーラ入力信号を仮定し、動作温度範囲は0 ~ +70、性能保証範囲は0 ~ +50 とします。

DC性能

微分非直線性

最初に検討すべき仕様は、ADCの主要パラメータとして挙げられてはいませんが、微分非直線性(DNL)誤差です。DNLは1つのコードが近隣のコードからどれだけ離れているかを示します。この距離は入力電圧の大きさの変化として測定された後LSBに変換されます(図1a、1b、1c、1d)。INLはDNL誤差の積分です。DNLが主要パラメータのリストに含まれていないのはこのためです。ADCの性能の良さを表す重要な要素は「ミッシングコードがないこと」です。これは、入力電圧範囲を掃引した時に、全ての出力コードコンベーションがコンバータ出力に現れるということです。DNL誤差が ± 1 LSBより小さいと、ミッシングコードがないことが保証されます(図1a)。図1b、1c及び1dに、3つのDNL誤差値が示されています。デバイスのDNL誤差が-0.5LSB(図1b)の場合はミッシングコードがないことが保証されますが、誤差値が-1LSB(図1c)の場合はミッシングコードがないと保証されるのは限りません(コード10がありません)。最大DNL誤差の仕様が ± 1 LSBのADCは、殆どの場合ミッシングコードがあるかどうか仕様に記載されています。生産試験リミットはデータシートリミットよりも厳しいので、通常はミッシングコードがないことが保証されています。DNL値が-1LSBより大きいと(図1dにおいて-1.5LSB)、そのデバイスにはミッシングコードがあります。

DNL誤差の値がオフセットされていると(即ち-1LSB、+2LSB)、ADCの伝達関数が変わります。オフセットDNL値は理論的にはミッシングコードなしの可能性もあります。ここで重要となるのは下限を-1LSBにすることです。DNLは一方向で測定され、通常は伝達関数の上方に向かいます。コード[N]において遷移を起こさせるために必要な入力電圧レベルが、コード[N+1]における遷移に必要な入力電圧レベルと比較されます。その差が1LSBであればDNL誤差はゼロです。差が1LSBよりも大きければDNL誤差は正になり、差が1LSBよりも小さければDNL誤差は負になります。

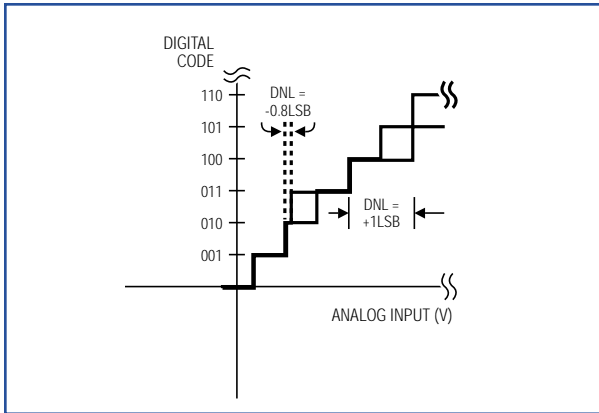


図1a. DNL誤差：ミッシングコードなし

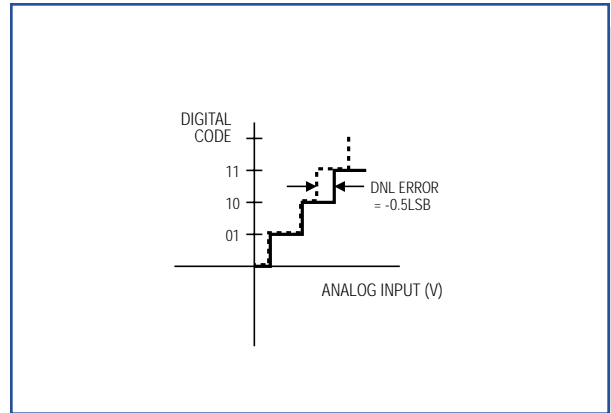


図1b. DNL誤差：ミッシングコードなし

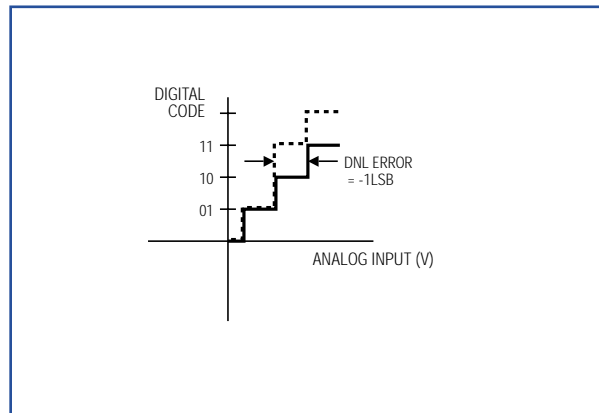


図1c. DNL誤差：コード10がない。

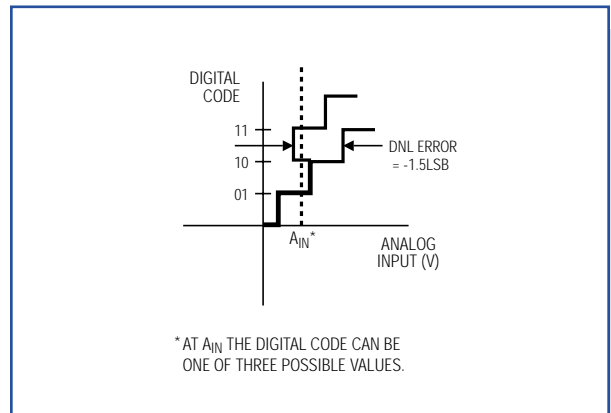


図1d. DNL誤差：入力電圧を掃引するとコード10がなくなります。

ミッシングコードがあるからといって必ずしも悪いわけではありません。必要な分解能が13ビットである場合に、DNL仕様が $\pm 4\text{LSB}$ で価格が5ドルの16ビットADC (実効的には14ビットでミッシングコードなし) と、DNL仕様が $\pm 1\text{LSB}$ で価格が15ドルの16ビットADCが選択肢であるならば、グレードの低い方のADCを購入することにより、部品コストを大きく節約すると共にシステム必要条件を満たすことができます。

積分非直線性

積分非直線性(INL)はDNL誤差の積分として定義されます。INL誤差は、コンバータの測定値が理想的な伝達関数の値からどれだけ離れているかを示します。上記の例でいえば、12ビットシステムにおいてINL誤差が $\pm 2\text{LSB}$ であるということは、最大非直線性誤差が2/4096、即ち0.05%ずれる可能性を意味します(これだけです。ですから、少なくとも1LSBの部品が必要です。INL誤差が $\pm 1\text{LSB}$ であれば精度は0.0244%となり、割り当てられたADC誤差予算の約3分の2に相当します)。ですから、少なくとも1LSBの部品が必要です。仕様が

0.5LSBであれば精度は0.012%となり、ADC誤差予算リミットの約16%(0.012%/0.075%)となります。INL誤差とDNL誤差のキャリブレーションや補正は簡単にはできないことに注意して下さい。

オフセット及び利得誤差

オフセット及び利得誤差は、マイクロコントローラ(μC)又はデジタル信号プロセッサ(DSP)を使用して容易に安定化できます。オフセット誤差の場合、コンバータがバイポーラ入力信号を許容するのであれば測定は簡単です。バイポーラ系においては、オフセット誤差によって伝達関数がずれますが、利用可能なコードの数は減少しません(図2)。バイポーラ誤差をゼロにするための方法は2つあります。第1は、伝達関数のx軸とy軸をずらして、負のフルスケール点がユニポーラ系のゼロ点に合うようにする方法です(図3a)。この技法においては、オフセット誤差を除去して、その後伝達関数を「新しい」ゼロ点の周りで回転させることによって利得誤差を調整します。第2の技法は反復的なアプローチを使用します。最初にADC入力に0Vを印加して変換を実行します。

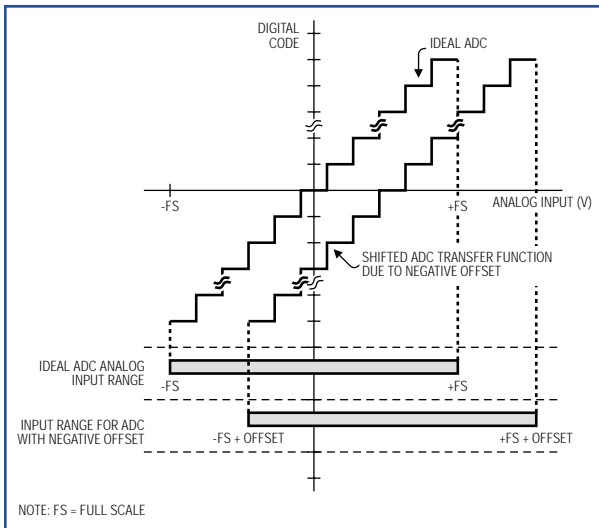


図2. このオフセットはバイポーラ系で示されています。

この変換結果はバイポーラゼロオフセット誤差を表わします。次に、負のフルスケール点の周りでこの曲線を回転させることによって利得調整を行います(図3b)。伝達関数がA点の周りで回転したこと、それによってゼロ点が所望の伝達関数からずれることに注意して下さい。このため、あとでオフセット誤差キャリブレーションが必要になるかもしれません。

ユニポーラ系はもっと複雑です。オフセットが正の場合はバイポーラ電源と同じ方法を使用しますが、ADCのレンジの一部が失われるという点が異なります(図4)。オフセットが負の場合は、変換結果がそのままオフセット誤差を表わす訳ではありません。ゼロより下ではコンバータは単にゼロを表示するだけです。ですから、オフセット誤差が負の場合は、入力電圧を徐々に増加させて、どこでADC遷移が初めて起こるかをを見つける必要があります。ここでもADCのレンジの一部が失われます。

上記の例に戻って、オフセット誤差の2つのシナリオを以下に示します。

1. オフセット誤差が+8mVでリファレンスが2.5Vの場合、これは12ビットADCにおける13LSBの誤差に相当します($8\text{mV}/[2.5\text{V}/4096]$)。分解能はまだ12ビットですが、各変換結果から13コードを差し引いてオフセット誤差を補償する必要があります。このシナリオで実際に測定可能なフルスケール値は $2.5\text{V}(4083/4096) = 2.492\text{V}$ となります。これより大きい値であればADCがオーバーレンジになります。ADCのダイナミックレンジ即ち入力値の範囲は小さくなります。これは、より分解能の高いADCにおいては更に重要であり、16ビットレベル($V_{\text{REF}} = 2.5\text{V}$)においては、8mVは210LSBに相当します。
2. オフセットが-8mV(ユニポーラ入力の場合)であれば、変換が行われても、ゼロに近い小さなアナログ入力値はアナログ入力値が+8mVを超えるまで表示されません。これもADCのダイナミックレンジを減少させます。

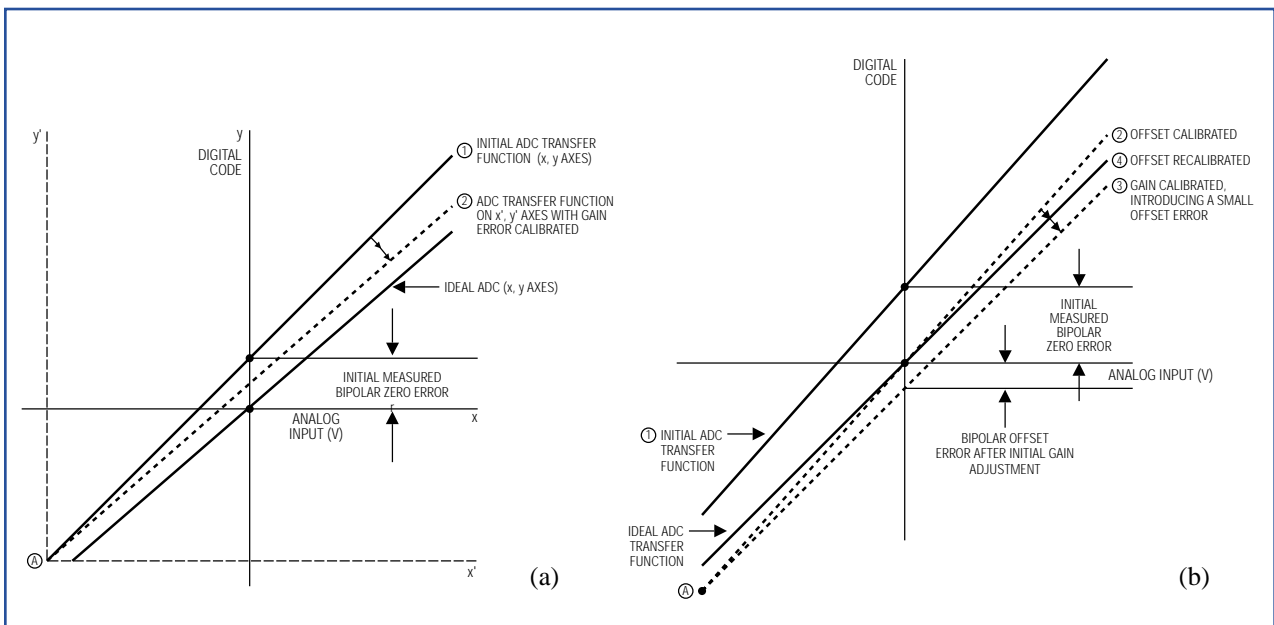


図3a及び3b. バイポーラオフセット誤差のキャリブレーション(注記: 階段状の伝達関数が直線に変わっている理由は、このグラフが全てのコードを示しており、ステップサイズが小さために直線に見えるからです。)

利得誤差は、フルスケール誤差からオフセット誤差を差し引いたものとして定義されます(図5)。フルスケール誤差は伝達関数曲線の最後のADC遷移において測定され、理想的なADC伝達関数と比較されます。利得誤差は、ソフトウェアで一次関数 $y = (m1/m2)(x)$ を使用することによって簡単に補正できます。ここで、 $m1$ は理想的な伝達関数のスロープ、 $m2$ は測定された伝達関数のスロープです(図5)。

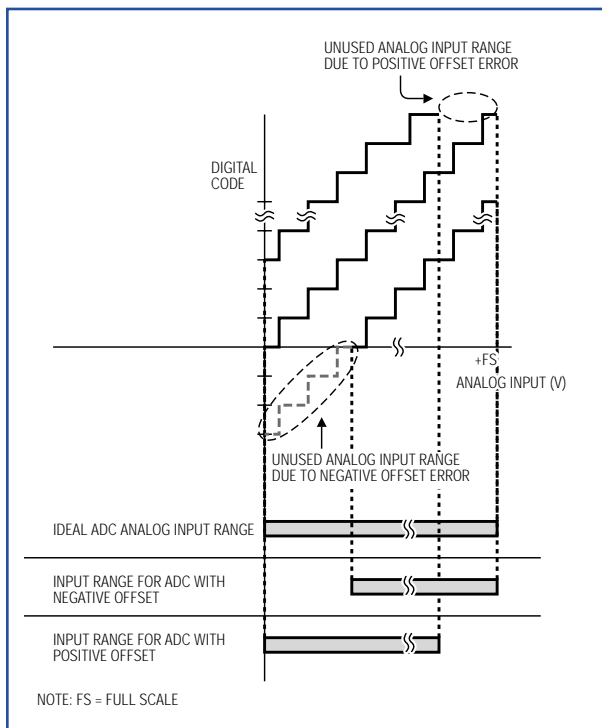


図4. このオフセット誤差はユニポーラ系で表示されています。

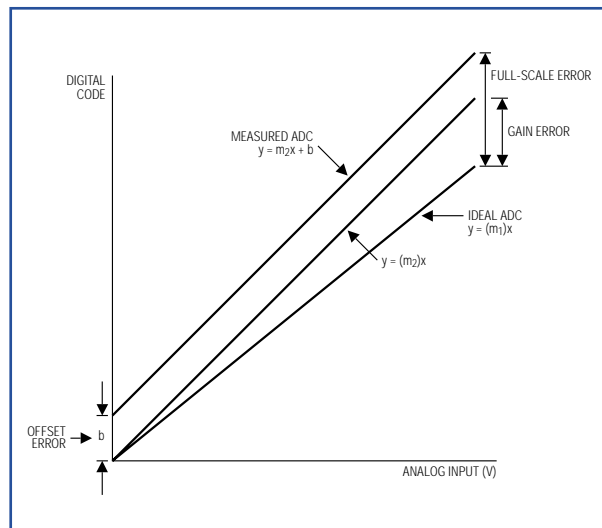


図5. 利得誤差はフルスケール誤差からオフセット誤差を差し引いたものと定義されます。

利得誤差の仕様は、ADCの電圧リファレンスによる誤差を含む場合と含まない場合とがあります。電氣的仕様では利得誤差の試験条件をチェックして、内部リファレンスと外部リファレンスのどちらが使われているかを確認することが重要です。通常、利得誤差はオンチップリファレンスを使用するとずっと大きくなります。利得誤差がゼロであれば、変換時にフルスケールアナログ入力が増加された場合の変換結果は、全て1(12ビットの例では3FFh)になります(図6)。実際のコンバータは理想的ではないため、フルスケールより大きな電圧が増加された時(利得誤差が負)あるいはフルスケールより小さな電圧が増加された時(利得誤差が正)に、変換結果が初期に全部1になることがあります。利得誤差を調整する方法は2つあります。1つは特定のリファレンス電圧値において出力がフルスケールになるようにリファレンス電圧を微調整すること、もう1つはソフトウェアの直線補正曲線を使用してADCの伝達関数曲線のスロープを変えることです(一次方程式又は参照表を使用することができます)。

オフセット誤差の場合と同様に、利得誤差の場合もダイナミックレンジが減少します。例えば、フルスケール入力電圧が増加された時に得られたコードが理想の4096(12ビットコンバータの場合)ではなく4050だとすると、負の利得誤差があることになり、上端の46コードは使用されません。同様に、フルスケールコードの4096がフルスケールより小さな入力電圧で表示される場合もADCのダイナミックレンジが減少します(図6)。フルスケール誤差が正の場合、コンバータが全部1の変換結果を与える点を超えてキャリブレーションすることはできません。

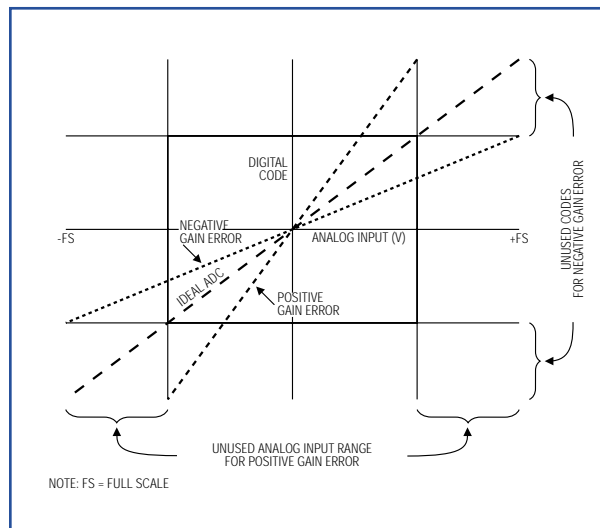


図6. 利得誤差はダイナミックレンジを減少させます。

オフセット及び利得誤差に対処する最も簡単な方法は、これらの値がキャリブレーションの必要がないくらいに小さいADCを見つけることです。オフセット及び利得誤差が4LSB未満の12ビットADCを見つけるのは比較的簡単です。

その他の僅かな誤差のソース

コードエッジノイズ

コードエッジノイズは、伝達関数上のコード遷移のところに現れるノイズの量です。この仕様は多くの場合データシートで指定されていません。高分解能のコンバータ(16ビット以上)はLSBが小さいため、コードエッジノイズがより顕著ですが、それでも仕様が指定されていないことがよくあります。コードエッジノイズは数LSBに達することもあり、アナログ入力がかろうどコードエッジのところで行われる変換では、LSBにコードのちらつきが生じることがあります。コードエッジノイズが大きい場合は、このノイズを変換結果から効果的に除去するために複数のサンプルの平均をとることが必要となります。必要なサンプル数はいくつでしょうか？コードエッジノイズが $2/3\text{LSB}_{\text{RMS}}$ である場合、これは約 $4\text{LSB}_{\text{p-p}}$ に相当します。ノイズを $1\text{LSB}_{\text{p-p}}$ に減少させるには、16サンプルが必要です(性能の改善度はサンプル数の平方根によって決まります)。

リファレンス

リファレンスが内部か外部かに関わらず、最大のADC誤差ソースの一つはリファレンス電圧です。リファレンスがチップに含まれている場合は、仕様が適正に定められていないことがよくあります。リファレンス誤差の原因を理解するには、特に3つの仕様(温度ドリフト、電圧ノイズ及び負荷レギュレーション)を考慮に入れる必要があります。

温度ドリフト

温度ドリフトはデータシートの中で最も見過ごされやすい仕様です。温度ドリフトがどのようにADCの分解能性能に影響を与えるかに注意して下さい(図7)。例えば、12ビットコンバータが拡張温度範囲(-40 ~ +85)で精度を維持するためには、ドリフトは最大 4ppm/ である必要があります。残念ながら、このレベルのオンチップリファレンス性能を備えたADCは提供されていません。条件を緩めて温度変動を10 とすると、12ビットADCのリファレンスは最大 25ppm/ しかドリフトできないことになり、これでもオンチップリファレンスとしては厳しい条件です。この誤差の重要性がプロトタイプ段階で明らかになり難い理由は、部品が類似のロットからきているためであり、製造プロセスの違いに起因する極端な仕様が試験結果に反映されていないからです。

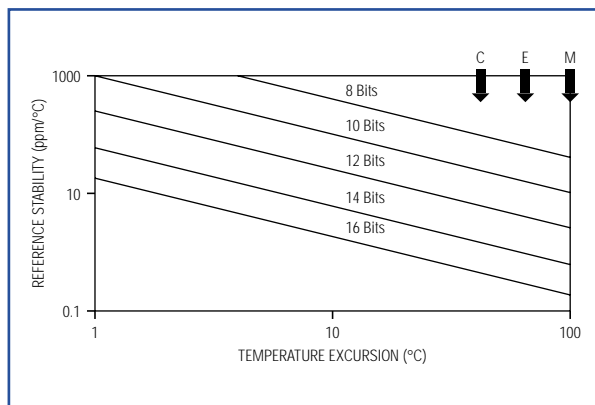


図7. 電圧リファレンスのドリフト条件はADCの分解能に関係します。

システムによっては、温度が一定に保たれてドリフトの問題を回避しているために、リファレンス精度は大きな問題となりません。一部のシステムで採用されているレシオメトリック測定の場合は、センサを励起すると同じ信号がリファレンス電圧として使用されるためにリファレンス誤差が除去されます(図8)。励起ソースとリファレンスが一体になって変動するため、ドリフト誤差は回避されます。

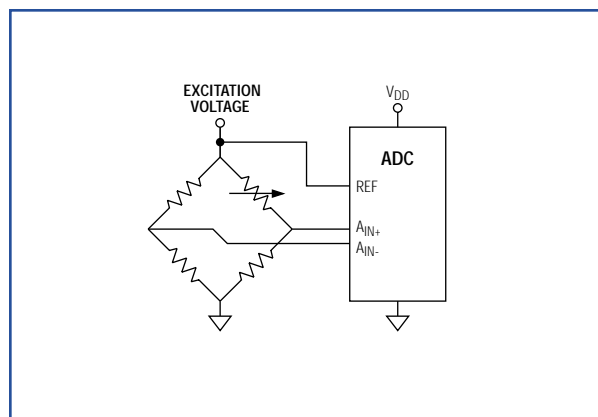


図8. レシオメトリック式ADC変換はドリフトノイズを排除します。

一部のシステムでは、キャリブレーションの頻度が高いためにリファレンスのドリフトが実質的に除去されます。更に、絶対精度ではなく相対精度が重要であるというようなシステムも存在します。この場合、リファレンスがゆっくりと経時変化してもシステムは所望の精度を提供します。

電圧ノイズ

もう一つの重要な仕様は電圧ノイズです。この仕様は、多くの場合RMS値又はピーク間値として定められます。

性能への影響を調べるにはRMS値をピーク間値に変換して下さい。2.5Vリファレンスのピーク間電圧ノイズが出力において500 μ V(即ち83 μ V_{RMS})である時、このノイズは0.02%の誤差になりますが、これはざりざり12ビットの性能に相当します(しかもこれはコンバータ誤差を考慮する以前の話です)。理想的には、リファレンスノイズを1LSBよりずっと小さくして、ADCの性能を制限しない程度に抑えるべきです。通常、オンチップリファレンス付のADCは電圧ノイズの仕様を定めていないため、誤差を決めるのはユーザの仕事になります。内部リファレンスを使用していて所望の性能が得られない場合は、オンチップリファレンスが原因であるかどうかを調べるために、非常に良質の外部リファレンスを使用して下さい。

負荷レギュレーション

注意すべき最後の仕様はリファレンスの負荷レギュレーションです。ADCに使用される電圧リファレンスは、他のデバイスを駆動するのに十分な電流を備えていることが多いため、他のICにも使用されます。

これら他の部品へと流れる電流は電圧リファレンスに影響を与えます。即ち、流れる電流が大きくなるとリファレンス電圧が落ち込みます。リファレンスを使っているデバイスが間欠的にターンオン、オフすると、リファレンス電圧は上下に変動することになります。2.5Vのリファレンスのリファレンス負荷レギュレーション仕様が0.55 μ V/ μ Aである場合に、他のデバイスに800 μ Aの電流が流れると、リファレンス電圧は最大440 μ V変化しますが、これは0.0176%(440 μ V/2.5V)、即ち誤差マージンのほぼ20%になります。

その他の温度効果

あまり注目されない仕様として、オフセットドリフトと利得ドリフトがあります。通常、これらの仕様は標準数値のみを定めているため、仕様がシステムの要件を満たすに十分かどうかを決めるのはユーザの仕事になります。オフセット及び利得ドリフト値を補償する方法は2つあります。1つは、オフセット及び利得ドリフトを完全に測定して、温度変化に応じて値を調整するための参照表を作成することです。しかし、この方法は各ADCを個々に補償しなければならず、補償プロセスに時間がかかるので面倒です。2つ目の方法は、大きな温度変化があった時にキャリブレーションを実行することです。

温度キャリブレーションを一度だけ行うシステムの場合は、ドリフト仕様に注意することが重要です。初期オフセットがキャリブレーションされた後で温度が変化すると、ドリフト項に起因する誤差が生じて、キャリブレーションの効果は打ち消されてしまいます。例えば、温度Xで読取りが行われ、しばらく後に温度が10 変化して

から全く同じ測定を行ったとします。これら2つの読取り値は異なっている可能性があり、システムの再現性、ひいては信頼性が疑わしくなります。

メーカーが最大リミットを記載しない理由はコストです。ドリフトテストには特別な基板が必要とされる上、製品が最大ドリフトリミットを超えないことを保証するために、テストフローに特別なステップを追加(即ち製造コストを追加)しなければなりません。

利得ドリフトは、内部リファレンスでテストされるデバイスの場合に特に問題になります。この場合、リファレンスドリフトは利得ドリフトパラメータに含めることができます。外部リファレンスの場合、ICの利得ドリフトは通常小さく0.8ppm/ 程度です。ですから、 ± 10 の温度変化から ± 8 ppmの変化が生じます。例えば、12ビット性能は244ppmに相当します($1/4096 = 0.0244\% = 244$ ppm)。即ち、 ± 8 ppmという誤差は12ビットレベルのLSBに比べてずっと小さいことになります。

AC性能

一部のADCは入力信号がDCであるか又はDCに近い時にのみ良好に動作します。他に、DCからナイキストまでの入力信号に対して良好に動作するADCもあります。DNLとINLがシステムの必要条件を満たすというだけでは、AC信号の存在下でそのコンバータが同じ性能を示すということにはなりません。DNLとINLはDCテストの仕様であり、AC性能の感じをつかむには、AC仕様をみる必要があります。データシートの電氣的特性表と標準動作特性はAC性能の手がかりを与えてくれます。検討すべき主な仕様は、信号雑音比(SNR)、信号雑音と歪み比(SINAD)、全高調波歪み(THD)及びスプリアスフリーダイナミックレンジ(SFDR)です。まず、SINAD又はSNRの仕様を検討すべきです。SINADは、入力サイン波のRMS値と、コンバータのノイズ(高調波[全高調波歪み]成分を含めてDCからナイキスト周波数までの)RMS値の比として定義されます。高調波は入力周波数の倍数のところで発生します(図9)。SNRはSINADと似ていますが高調波成分を含みません。ですから、SNRは常にSINADよりも良いはずですが、通常、SINADとSNRはいずれもdB単位で表示されます。数値化によって誤差が生じ、理想的なADCの場合は次式が成り立ちます。

$$\text{SINAD} = [6.02(N) + 1.76] \text{ (dB)} \quad (2)$$

ここで、Nはビット数です。理想的な12ビットコンバータの場合SINADは74dBです。この式をNについて書き直すと、RMSノイズの関数として取得される情報のビット数がわかります。

$$N = (\text{SINAD} - 1.76)/6.02 \quad (3)$$

この式は実効ビット数(ENOB)の定義となっています。

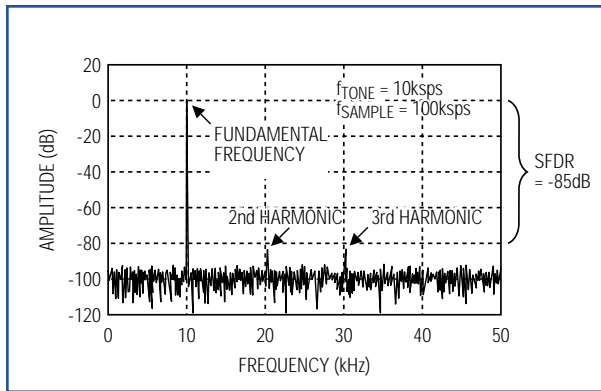


図9. FFTプロットにより、ADCのAC性能がわかります。

SINADは入力周波数の関数です。周波数がナイキストリミットに向かって増加すると、SINADは減少します。データシートの仕様がナイキスト周波数と比べて低周波数でテストされている場合、性能はナイキストの近くで著しく悪化します。データシートの標準動作特性中のENOBグラフを見て下さい。ENOBが周波数と共に劣化する主な原因は、入力周波数の増加につれてTHDが悪化していくからです。例えば、測定する周波数でSINADの最小値が68dBである場合、ENOB値は11です。即ち、コンバータのノイズと歪み性能のために1ビットの情報が失われたこととなります。これは、12ビットコンバータが最良の場合でも0.05%の精度しか提供できないことを意味します。INLはDC仕様であることに注意して下さい。ENOBはAC信号に対する非直線性に関する仕様です。

SNRは歪み成分を除去した信号雑音比です。SNRはコンバータのノイズフロアがどこにあるかを表わします。SNRが入力周波数の関数として急減することがあります。これはコンバータがそのポイント近辺の周波数用に設計されていないことを意味します。SNRを改善する方法の一つとしてオーバーサンプリングがあり、これは処理利得を提供します。オーバーサンプリングとは、測定する信号よりもずっと速いレートでサンプリングすることにより、コンバータのノイズフロアを下げる方法です。これにより、ノイズが周波数ドメインの広範囲に広がるために1つの周波数におけるノイズは実効的に減少します。2xのオーバーサンプリングでは、ノイズフロアが3dB減少します。

SFDRは、入力サイン波のRMS値とFFTプロットの周波数ドメインで見られる最も大きなスパークの比です。これは通常dB単位で表現されます。SFDRはADCのダイナミッ

クレンジを最大限にすることが必要な一部の通信アプリケーションにおいて重要です。スパークがあると、ADCは小さな入力信号を変換できなくなります。これは、測定する信号よりも歪み成分の方がずっと大きくなることがあるからです。このためにADCのダイナミックレンジが制限されます。周波数ドメインに大きなスパークがあっても、SNRには大きな影響がないかもしれませんが、SFDRには大きな影響が出ます。

最後に

前述のADCの例において、DCタイプの信号を測定しており、ADCはバイポーラ入力信号を許容するとします。MAX1241のBグレードを選んだ場合、DNL誤差は1LSB、INL誤差は1LSB(0.0244%)、オフセット誤差は3LSB(3/4096 = 0.0732%)、利得誤差は4LSB(0.0977%)です。これらの誤差を足し合わせると、全誤差が0.1953%となります。オフセットと利得誤差はキャリブレーションによって除去できるため、誤差は0.0244%に減ります。この場合、電圧リファレンス誤差が0.075% - 0.024% = 0.051%よりも小さければ、誤差予算内に留まります。ドリフトが5ppm/ で50以上の温度変化があるとドリフト誤差は0.025%となり、残りの誤差予算は0.026%となります。12ビットの性能を実現するには、電圧ノイズ仕様が1LSB(2.5V/4096 = 610μVp-p又は102μVRMS)よりもずっと小さな電圧リファレンスが必要です。MAX6166は、ドリフトが5ppm/ で広帯域電圧ノイズが30μVRMSであるので適しています。又、ADC(及び必要であればその他の回路)を駆動するための電流ソース及びシンク能力を十分に備えています。ノイズ仕様の30μVは180μVp-pに相当しますが、これは12ビットレベルのLSBの3分の1、11ビットレベル(この例のシステム必要条件)のLSBの6分の1です。

MAX1241の利得ドリフトをチェックすると、仕様は0.25ppm/ 、即ち50の温度変化に対して12.5ppmとなり、十分に仕様内に収まっています。

これで、仕様に起因する性能の隠れた問題を防止する実際的な解決法が得ることができました。この例ではAC性能には言及していませんが、ADCの仕様と、仕様に対するコンバータの性能の関係についての理解は、必要な性能を実現できるADC選択のための情報としては十分だと言えます。